

วงจรวีค่าความจุไฟฟ้าอันดับเศษส่วนแบบลงกราวนด์ โดยใช้ OTRAs

Fractional Grounded Capacitance Multiplier Using OTRAs

ธาดา คำแดง
Tada Comedang

สาขาวิชาอุตสาหกรรมศึกษา คณะเทคโนโลยีอุตสาหกรรม มหาวิทยาลัยราชภัฏเทพสตรี
Department of Industrial Education, Faculty of Industrial Technology, Thepsatri Rajabhat University
Email: tada-comedang@hotmail.com

Received: October 17, 2018; Revised: January 07, 2019; Accepted: January 14, 2019

บทคัดย่อ

บทความนี้นำเสนอวงจรวีค่าความจุไฟฟ้าอันดับเศษส่วนแบบลงกราวนด์ โดยใช้อุปกรณ์ออปเปอเรชันแนลทรานส์รีซิสแตนซ์แอมพลิไฟเออร์ (Operational Transresistance Amplifier: OTRA) เป็นวงจรรพื้นฐาน วงจรจะถูกสร้างขึ้นโดยใช้อุปกรณ์แพคแดนซ์ที่อันดับ $0 < \alpha < 1$ โดยที่อุปกรณ์แพคแดนซ์ คือ การประมาณค่าโดยใช้วงจรชั้นบันไดแบบแพกเตอร์ ผลของการวีค่าความจุไฟฟ้าขึ้นอยู่กับค่าอัตราการขยายของวงจรที่ควบคุมด้วยค่าอัตราส่วนของค่าความต้านทานของตัวต้านทาน และวงจรที่นำเสนอจะถูกจำลองการทำงานด้วยโปรแกรม PSPICE เพื่อยืนยันการทำงานของวงจร

คำสำคัญ : วงจรวีค่าความจุไฟฟ้าอันดับเศษส่วนแบบลงกราวนด์, อุปกรณ์แพคแดนซ์, วงจรชั้นบันไดแบบแพกเตอร์

Abstract

This paper presents a fractional grounded capacitance multiplier using operational transresistance amplifiers (OTRAs) as an active element. The circuits are constructed using fractance devices of orders $0 < \alpha < 1$, where the fractance device is approximated using a factor ladder. The results obtained depend on the gain of the circuit which is controlled by the resistance ratio. PSPICE simulators are used to confirm the workability of the proposed structure.

Keywords : Fractional grounded capacitance multiplier, Fractance device, Factor ladder

1. บทนำ

ปัจจุบันการออกแบบวงจรแอนะล็อกส่วนใหญ่ จะมีการใช้อุปกรณ์แอคทีฟต่อร่วมกับอุปกรณ์พาสซีฟ โดยเฉพาะอย่างยิ่งตัวต้านทาน และตัวเก็บประจุ และในกรณีที่ต้องการเปลี่ยนคุณสมบัติ หรือการทำงานของวงจร เช่นการปรับอัตราการตอบสนองทางความถี่ จำเป็นต้องเปลี่ยนค่าความจุที่เหมาะสม ในทางปฏิบัติสามารถทำได้โดยการใช้ตัวเก็บ

ประจุแบบปรับค่าได้ หรือใช้วิธีเปลี่ยนตัวเก็บประจุ แต่วิธีการดังกล่าวอาจทำให้วงจรเกิดความเสียหายจากการบัดกรีได้

วงจรวีค่าความจุไฟฟ้าแบบลงกราวนด์ได้มีการพัฒนาและออกแบบมาอย่างต่อเนื่องจากการศึกษาพบว่าการนำเสนอวงจรวีค่าความจุไฟฟ้าโดยใช้อุปกรณ์ประเภทแอคทีฟ เช่น Operational Amplifier: Op-Amp,

[1] Operational Transconductance Amplifier: OTA, [2] Differential Voltage Current Conveyor: DVCC, [3] และ Current Controlled Current Conveyor Transconductance Amplifier: CCCCTA [4] แต่พบว่า อุปกรณ์บางชนิดยังไม่มีการจำหน่ายในเชิงพาณิชย์ ทำให้ยากต่อการนำไปใช้งานจริง

วงจรรอปเปอเรชันแนลทรานส์รีซิสแตนซ์แอมพลิไฟเออร์ (Operational Transresistance Amplifier: OTRA) เป็นอุปกรณ์แอคทีฟที่มีอินพุตกระแสสองอินพุตและเอาต์พุตแรงดันหนึ่งเอาต์พุต อุปกรณ์ชนิดนี้มีคุณสมบัติคือ มีความต้านทานทางอินพุตและเอาต์พุตต่ำ ด้วยเหตุนี้ วงจร OTRA จึงมีค่าพารามิเตอร์แฝงต่ำ ดังนั้นวงจรที่ออกแบบด้วย OTRA จะให้ฟังก์ชันถ่ายโอนที่แม่นยำ นอกจากนี้ OTRA ยังมีอัตราสลูว์ (Slew Rate) และแบนด์วิดท์กว้างเป็นอิสระจากอัตราการขยายเมื่อเปรียบเทียบกับ Op-Amp [5-7] อีกทั้งวงจรที่ออกแบบด้วย OTRA สามารถนำอุปกรณ์ AD844 ที่มีจำหน่ายในเชิงพาณิชย์มาต่อใช้งานจริงได้

การสังเคราะห์และออกแบบวงจรแอนะล็อกส่วนใหญ่จะนำแคลคูลัสเข้ามาช่วยพิจารณาฟังก์ชันถ่ายโอนในการศึกษาวิชาแคลคูลัสพบว่าตัวดำเนินการอนุพันธ์จะอยู่ในรูป d/dx , d^2/dx^2 อาจมีส่วนน้อยที่สังเกตว่าทำไมอันดับเป็นเพียงแค่จำนวนเต็มไม่เป็นเศษส่วน หรือแม้แต่เลขเชิงซ้อน คำถามนี้เริ่มมาจากคำถามของนักคณิตศาสตร์ชาวฝรั่งเศส L'Hospital ถามคำถามกับนักคณิตศาสตร์ชาวเยอรมัน Leibniz ว่าถ้าอนุพันธ์มีอันดับเป็นเศษส่วน จะมีความหมายอย่างไร ซึ่ง Leibniz ได้ตอบว่า “ประเด็นนี้จะนำไปสู่ข้อขัดแย้งซึ่งวันหนึ่งจะมีประโยชน์” หลังจากนั้นนักคณิตศาสตร์หลายคนสนใจศึกษาเรื่องนี้มากขึ้น เช่น Euler, Lagrange, Laplace, Fourier และ Lacroix [8-9] ในปี 1890 แคลคูลัสอันดับเศษส่วนได้ถูกนำเข้ามาใช้ในงานวิศวกรรมโดย Oliver Heaviside จึงทำให้แคลคูลัสอันดับเศษส่วนเริ่มกลับมาเป็นที่สนใจอีกครั้ง ต่อมาในปี 1974 มีการตีพิมพ์หนังสือโดย Oldham K. B. และ Spanier J. [10] จากนั้นเป็นต้นมาจึงเริ่มมีการนำแคลคูลัสอันดับเศษส่วนไปประยุกต์ใช้ในหลายสาขาวิชา แต่ถ้าจะกล่าวถึงงานทางด้านวิศวกรรมไฟฟ้าโดยเฉพาะการสังเคราะห์และ

ออกแบบวงจรแอนะล็อก เช่น วงจรดิฟเฟอเรนติเอเตอร์, อินทิเกรเตอร์, กรองความถี่, และวงจรถ่ายโอนสัญญาณ จากการศึกษาพบว่าเมื่อทำการสังเคราะห์และออกแบบวงจรด้วยแคลคูลัสอันดับเศษส่วนจะสามารถออกแบบวงจรให้มีการตอบสนองความถี่ได้อย่างแม่นยำ กำหนดเฟสของสัญญาณได้อย่างอิสระ นอกจากนี้ยังมีความเป็นอิสระในการออกแบบวงจรเพิ่มขึ้นสำหรับความถี่ที่สนใจ เช่น การออกแบบตัวควบคุม, วงจรกำเนิดสัญญาณ, และวงจรรองความถี่ เป็นต้น [11-15]

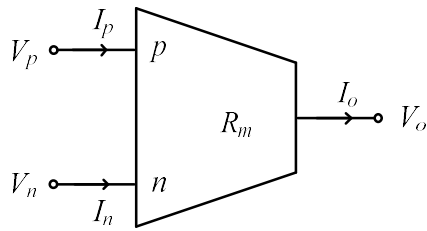
จากที่กล่าวมาข้างต้นจะเห็นว่าแคลคูลัสอันดับเศษส่วนเป็นเรื่องที่น่าสนใจสำหรับการออกแบบวงจร ดังนั้น ในบทความนี้จะนำอุปกรณ์ OTRA ที่ออกแบบโครงสร้างภายในด้วยไอซี AD844 ต่อร่วมกับอุปกรณ์แฟคแตนซ์ (Fractance) ซึ่งประกอบด้วยตัวต้านทาน และตัวเก็บประจุ โครงสร้างของวงจรต่อกันในลักษณะโครงข่ายระแนงแบบชั้นบันได (Domino Ladder Lattice Networks) เพื่อให้ได้ค่าอิมพีแดนซ์ $Z(s)$ สามารถตอบสนองความถี่ในระบบ ซึ่งจะก่อให้เกิดฟังก์ชันถ่ายโอนของวงจรที่ค่าความจุไฟฟ้าอันดับเศษส่วนขึ้น

2. วงจรและหลักการทํางาน

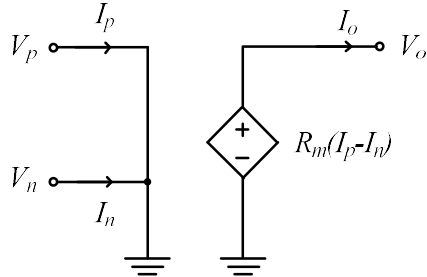
2.1 หลักการทํางานของ OTRA

สัญลักษณ์ของ OTRA สามารถแสดงได้ดัง รูปที่ 1(ก) และคุณสมบัติของวงจรแสดงในรูปแบบของเมตริกซ์ ในสมการที่ (1) โดยที่ R_m คือ ค่าอัตราการขยายทรานส์รีซิสแตนซ์ (Transresistance Gain) ของวงจร OTRA I_p และ I_n คือ กระแสอินพุต V_p และ V_n คือ แรงดันที่ขั้ว p และขั้ว n ตามลำดับ ส่วน V_o คือ แรงดันเอาต์พุตวงจรเสมือน OTRA แสดงได้ดังรูปที่ 1(ข)

$$\begin{bmatrix} V_p \\ V_n \\ V_o \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 0 & 0 & 0 \\ R_m & -R_m & 0 \end{bmatrix} \begin{bmatrix} I_p \\ I_n \\ I_o \end{bmatrix} \quad (1)$$



(ก)

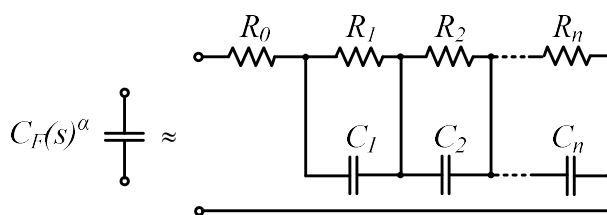


(ข)

รูปที่ 1 วงจร OTRA (ก) สัญลักษณ์ทางไฟฟ้า (ข) วงจรสมมูล

2.2 หลักการสังเคราะห์และออกแบบวงจร

ในหัวข้อนี้จะใช้วิธีการประมาณแบบ Continued Fraction Expansion (CFE) เข้ามาช่วยในการออกแบบวงจรแสดงพฤติกรรมอันดับเศษส่วน เนื่องจากเป็นวิธีการประมาณที่สามารถเข้าสู่ค่าตอบได้อย่างรวดเร็วในระนาบเชิงซ้อน [11] ซึ่งจะเริ่มต้นด้วย CFE ของ $(1+x)^\alpha$ ได้ดังนี้



รูปที่ 2 วงจรขึ้นบันไดแบบแฟกเตอร์

(2)

$$(1+x)^\alpha = \frac{1}{1 - \frac{\alpha x}{(1+\alpha)x}} \cdot \frac{1}{2 + \frac{(1-\alpha)x}{(1-\alpha)x}} \cdot \frac{1}{3 + \frac{(2+\alpha)x}{(2-\alpha)x}} \cdot \frac{1}{5 + \dots}$$

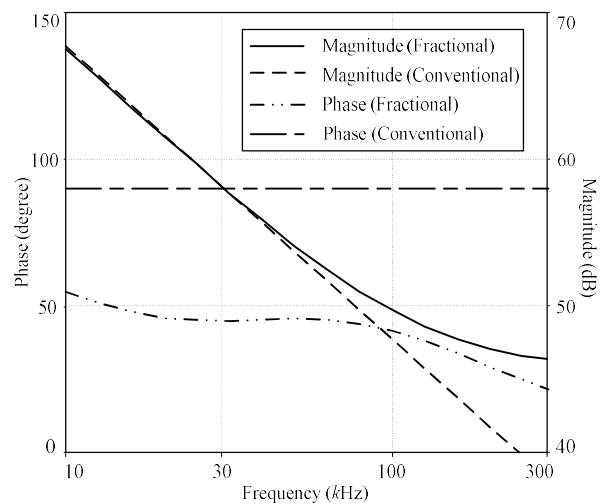
โดยเลือก 8 เทอมจากสมการ (2) ที่ $\alpha = -0.5$ ได้ดังนี้

$$\frac{1}{s^{0.5}} \approx \frac{s^4 + 36s^3 + 126s^2 + 84s + 9}{9s^4 + 84s^3 + 126s^2 + 36s + 1} \quad (3)$$

จากสมการที่ (3) ตัวดำเนินการของลาปลาซอันดับเศษส่วนสามารถแสดงได้ในทางกายภาพโดยใช้วงจรขึ้นบันไดแบบแฟกเตอร์ (Factor Ladder) ในรูปที่ 2 ความต้านทานของวงจรขึ้นบันไดแบบแฟกเตอร์แสดงได้ดังนี้

$$Z = R_0 + \frac{1/C_1}{s + \frac{1}{R_1 C_1}} + \frac{1/C_2}{s + \frac{1}{R_2 C_2}} + \dots + \frac{1/C_n}{s + \frac{1}{R_n C_n}} \quad (4)$$

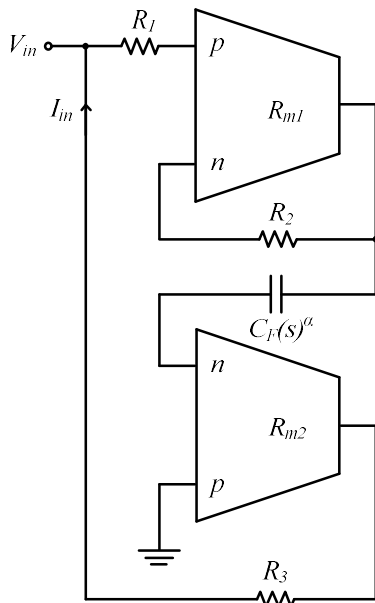
สำหรับวงจรขึ้นบันไดแบบแฟกเตอร์ในรูปที่ 2 สามารถกำหนดค่าของตัวต้านทาน และตัวเก็บประจุได้จากสมการ (3) และ (4) ที่ค่าความจุไฟฟ้า $12.6\mu F$ และอันดับของ $\alpha = 0.5$ เมื่อกำหนดให้ความถี่กลางอยู่ที่ $1kHz$ แสดงได้ดังนี้ $R_0=111.1\Omega, R_1=251.7\Omega, R_2=378.74\Omega, R_3=888.9\Omega, R_4=7.369k\Omega, C_1=68.9nF, C_2=296nF, C_3=537nF$ และ $C_4=695nF$



รูปที่ 3 ผลตอบสนองทางขนาด และทางเฟสของวงจรขึ้นบันไดแบบแฟกเตอร์ ที่ค่าความจุ $12.6\mu F$ อันดับ 0.5

จากการออกแบบค่าตัวต้านทาน และตัวเก็บประจุของวงจรขึ้นบันไดแบบแฟกเตอร์ ที่ได้กล่าวมาเพื่อยืนยันความถูกต้องจะทำการจำลองการทำงานด้วยโปรแกรม

PSPIICE จากผลจำลองการทำงานพบว่าวงจรขึ้นบันไดแบบแฟกเตอร์มีผลตอบสนองทางขนาดที่ใกล้เคียงกับตัวเก็บประจุทั่วไปแต่สิ่งที่แตกต่างกันอย่างเด่นชัด คือ วงจรขึ้นบันไดแบบแฟกเตอร์ จะมีเฟสแตกต่างออกไปจาก 90° จากรูปที่ 3 แสดงให้เห็นถึงเฟสของวงจรขึ้นบันไดแบบแฟกเตอร์ที่อันดับ 0.5



รูปที่ 4 วงจรหาค่าความจุไฟฟ้าเชิงเศษส่วนที่นำเสนอ

ในรูปที่ 4 แสดงวงจรหาค่าความจุไฟฟ้าอันดับเศษส่วนแบบलगрандโดยใช้ OTRA โดย C_F คือ วงจรขึ้นบันไดแบบแฟกเตอร์ เมื่อใช้ลักษณะสมบัติของ OTRA วิเคราะห์วงจรในรูปที่ 4 จะได้ว่า

$$V_o = (I_p - I_n)R_m \quad (5)$$

โดยที่ $R_m \rightarrow \infty$ เมื่อ

$$V_{o1}s^{0.5}C_F = I_{n1} \quad (6)$$

$$I_{o2} = \frac{V_{o2} - V_{in}}{R_3} \quad (7)$$

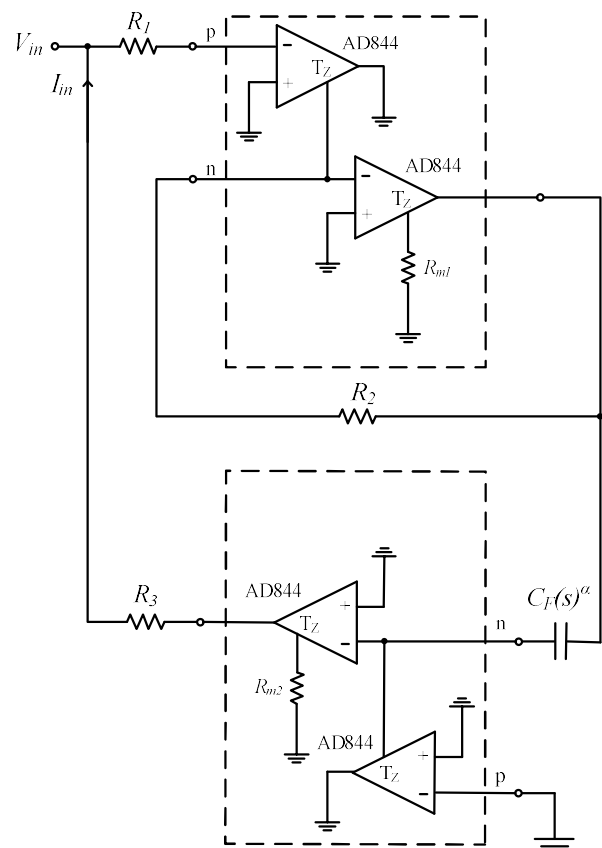
จากสมการที่ (6) และ (7) สามารถพิจารณาค่าอินพุตอิมพีแดนซ์ ของวงจรได้ดังนี้

$$Z_{in} = \frac{R_1 R_3}{R_2 s^{0.5} C_s} \quad (8)$$

จากสมการที่ (8) สามารถแสดงค่าหาค่าความจุได้ดังนี้

$$C_{eq} = \frac{R_2 C_F}{R_1 R_3} \quad (9)$$

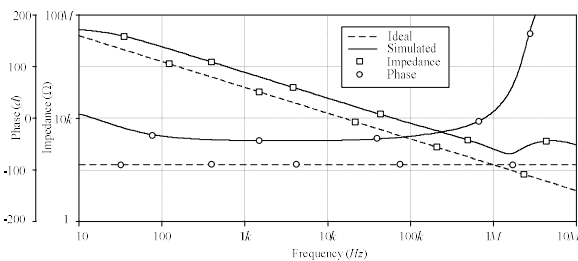
จากสมการที่ (9) เป็นการพิจารณาฟังก์ชันถ่ายโอนอยู่ในเทอมของ S-domain ซึ่งเมื่อนำวงจรขึ้นบันไดแบบแฟกเตอร์ใน รูปที่ 2 มาต่อร่วมกับวงจร จะพบว่าวงจรจะมีอันดับอยู่ที่ 0.5 ซึ่งแตกต่างกับการออกแบบโดยใช้ตัวเก็บประจุโดยทั่วไป และสามารถควบคุมค่าความจุไฟฟ้าได้จากการปรับค่าความต้านทาน



รูปที่ 5 วงจรหาค่าความจุไฟฟ้าเชิงเศษส่วนที่สร้างจาก AD844

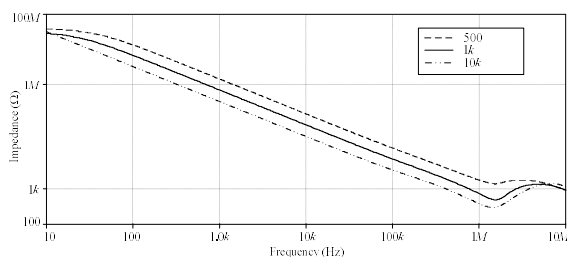
3. ผลการจำลองการทำงาน

เพื่อเป็นการตรวจสอบการทำงานของวงจรที่ค่าความจุไฟฟ้าอันดับเศษส่วนแบบบลกราวนติในรูปที่ 4 จะถูกจำลองด้วยโปรแกรม PSPICE โดยใช้วงจร OTRA ที่ออกแบบโครงสร้างภายในด้วยไอซี AD844 แสดงในรูปที่ 5 โดยกำหนดให้ค่าพารามิเตอร์ดังนี้ $V_{in}=200mV$, $f=10kHz$, $R_{m1}=R_{m2}=10M\Omega$, $R_1=R_3=1k\Omega$, $R_2=1M\Omega$ และ $C_F=12.6\mu F$ อันดับที่ 0.5 ที่แรงดันไฟเลี้ยง $\pm 5V$



รูปที่ 6 ผลการตอบสนองความถี่ของค่าอิมพีแดนซ์และเฟส

จากรูปที่ 6 แสดงผลการวิเคราะห์หาค่าอิมพีแดนซ์ของวงจรในช่วงความถี่ 10Hz – 10MHz พบว่าค่าอิมพีแดนซ์มีค่าระหว่าง $800\Omega - 10M\Omega$ และเมื่อความถี่สูงขึ้นจะส่งผลให้ค่าอิมพีแดนซ์ของวงจรลดลง ในส่วนเฟสของวงจรพบว่ามีค่าต่างเฟสของสัญญาณ 43.2° ซึ่งไม่เป็นไปตามคุณสมบัติของตัวเก็บประจุ ซึ่งจะมีมุมเฟสของสัญญาณอยู่ที่ 90° ซึ่งเป็นผลมาจากการออกแบบวงจรชั้นบันไดแบบแฟกเตอร์ ที่นำมาสังเคราะห์วงจรที่ค่าความจุไฟฟ้าผลการจำลองการทำงานด้วยโปรแกรม PSPICE พบว่าวงจรมีความคลาดเคลื่อนเกิดขึ้นในช่วงความถี่สูงอันเนื่องมาจากข้อจำกัดในการตอบสนองต่อความถี่ของอุปกรณ์



รูปที่ 7 อิมพีแดนซ์ของวงจรเมื่อปรับค่า R_1

ในรูปที่ 7 แสดงการปรับค่าอัตราขยายที่ความจุทางไฟฟ้าโดยการเลือกปรับค่าความต้านทาน R_1 เพื่อตรวจสอบความถูกต้องของสมการที่นำเสนอ โดยผลการจำลองการทำงานพบว่าเมื่อค่า R_1 สูงขึ้นอิมพีแดนซ์ของวงจรที่ได้จะมีค่าลดลง หรือกล่าวได้ว่าค่าตัวเก็บประจุ เสมือนในวงจร จะมีค่าเพิ่มขึ้นจากการเลือกปรับค่าตัวต้านทาน และเมื่อพิจารณาแต่ละช่วงความถี่พบว่าเมื่อความถี่สูงขึ้นจะทำให้ค่าอิมพีแดนซ์มีค่าลดลง ซึ่งสอดคล้องในทางทฤษฎี

5. สรุปผล

บทความนี้นำเสนอวงจรที่ค่าความจุไฟฟ้าอันดับเศษส่วนแบบบลกราวนติโดยใช้ OTRA ผลจากการจำลองการทำงาน พบว่าวงจรสามารถที่ค่าความจุของตัวเก็บประจุได้ โดยการเพิ่มอัตราขยายของวงจรผ่านการปรับค่าความต้านทานของวงจรให้ผลการทำงานที่ถูกต้องตามหลักทฤษฎี และจากผลการจำลองการทำงานที่ได้ชี้ให้เห็นถึงประโยชน์ของวงจรที่ค่าความจุไฟฟ้า ที่ทำงานเป็นอันดับเศษส่วน เหมาะที่จะนำไปประยุกต์ใช้งานในวงจรประมวลผลสัญญาณต่างๆ เช่น วงจรกำเนิดสัญญาณแบบควอดราเจอร์ ซึ่งจะสามารถปรับค่าความต่างเฟสได้อย่างเฉพาะเจาะจง เป็นต้น

6. เอกสารอ้างอิง

- [1] M.T. Ahmed, I.A. Khan and N. Minhaj, "Novel electronically tunable C-Multipliers," *Electronics letters*, vol.31, no.1, pp. 9-11, Jan. 1995.
- [2] W. Jaikla and M. Siriprachyanun, "An electronically controllable capacitance multiplier with temperature compensation," in *International Symposium on communications and Information Technologies*. Bangkok, Thailand, Oct. 18-20, 2006, pp.356-359.
- [3] M. Siriprachyanun and W. Jaikla, "Floating capacitance multiplier using DVCC and

- CCCIIs,” in *International Symposium on Communications and Information Technologies*. Sydney, Australia, Oct. 17-19, 2007, pp.218-221.
- [4] P. Silapan, C.Tanaphatsiri and M. Siripruchyanun, “Current controlled CCTA based-novel grounded Capacitance multiplier with temperature compensation,” in *The 2008 Asia Pacific Conference on Circuits and Systems*. Macao, China, Nov. 30 - Dec. 3, 2008, pp. 1490-1493.
- [5] J.J. Chen, H.W. Tsao, and C.C. Chen, “Operational transresistance amplifier using CMOS technology,” *Electronics Letters*, vol. 28, pp. 2087-2088, Oct. 1992.
- [6] J.J. Chen, H.W. Tsao, S.I. Liu, and W. Chiu, “Parasitic-capacitance-insensitive current-mode filters using operational transresistance amplifiers,” *IEE Proceeding-Circuits, Devices and Systems*, vol. 142, pp. 186-192, Jun. 1995.
- [7] K.N. Salama and A.M. Soliman, “CMOS operational trans-resistance amplifier for analog signal processing,” *Microelectronics Journal*, vol. 30, pp.235-245, Mar. 1999.
- [8] I. Podlubny, *Fractional Differential Equations*. San Diego : Academic Press. 1999.
- [9] B. Ratee, “Fractional Calculus,” *KKU Science Journal*, vol. 45, no. 3, pp. 650-662. 2560. (in Thai)
- [10] K. Oldham, J. Spainer, *Fractional Calculus*. New York : Academic press. 1974.
- [11] I. Podlubny, I. Petras, B. Vinagre, P. O’leary and L. Dorcak, “Analogue Realizations of Fractional Order Controllers,” *Nonlinear Dynamics*, vol. 29, no.1, pp. 281-296, Jul. 2002.
- [12] A.G. Radwan, A. Shamim and K.N. Salama “Theory of Fractional Order Elements based Impedance Matching Networks,” *IEEE Microwave & Wireless Components Letters*, vol. 21, no. 3, pp. 120-122 Mar. 2011.
- [13] A.G. Radwan, A.M. Soliman and A.S. Elwakil, “Design equations for fractional Order Sinusoidal Oscillators : Four Practical Circuits Examples,” *International Journal of Circuit Theory and Applications*, vol. 36, no. 4, pp. 473-492, Sep. 2008.
- [14] A.G. Radwan, A.S. Elwakil and A.M. Soliman “Fractional Order Sinusoidal Oscillators : Design Procedure and Practical Examples,” *IEEE Transactions on Circuits and Systems I : Regular Papers*, vol. 55, no. 7, pp. 2051-2063, Aug. 2008.
- [15] A. Soltan, A.G. Radwan and A.M. Soliman “CCII based Fractional Filters of Different Orders,” *Journal of Advanced Research*, vol. 5, no. 2, pp. 157-164, Mar. 2014.