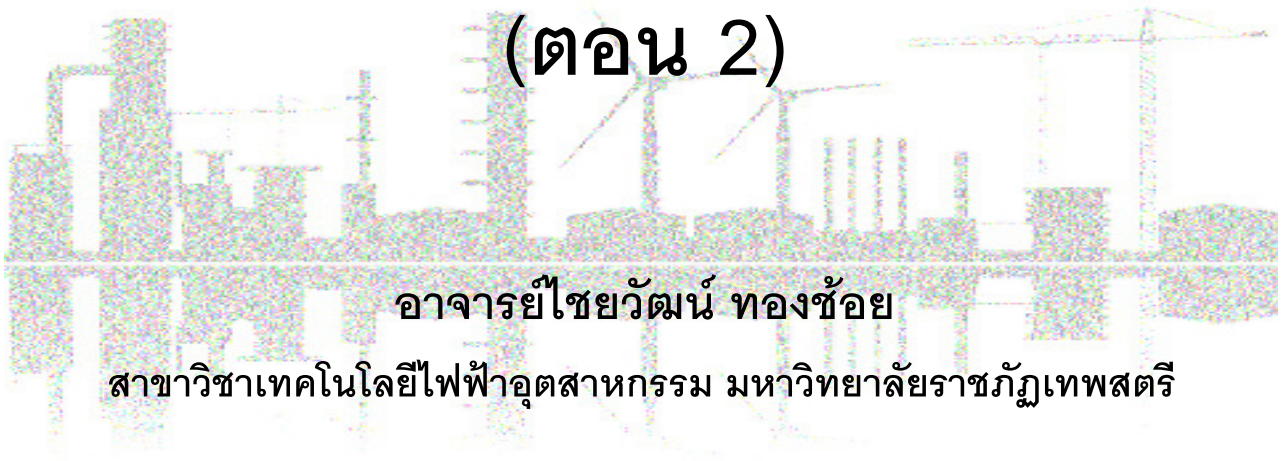
มาเข้าใจทฤษฎีและการออกแบบวงจรขยายกำลังคลาสเอกันเถอะ (ตอน 2)



อาจารย์ไชยวัฒน์ ทองช้อย

สาขาวิชาเทคโนโลยีไฟฟ้าอุตสาหกรรม มหาวิทยาลัยราชภัฏเทพสตรี

บทนำ

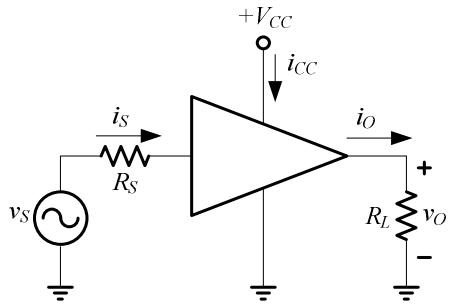
เป็นอย่างไรกันบ้างสำหรับตัวอย่างการคำนวณในฉบับที่แล้ว ง่ายหรือยากเกินไปครับ รู้ไหมครับว่าตัวอย่างที่ว่านี้ เป็นเนื้อหาในวิชาอิเล็กทรอนิกส์เรื่องการป้อนกลับแบบลบของนักศึกษาวิศวกรรมศาสตร์เชียวนะจะบอกให้ สำหรับคนที่ยังงงอยู่ ผู้เขียนคิดว่าค่อยๆอ่านและทำความเข้าใจไปที่ละน้อย…ทีละน้อย ทั้งในส่วนของทฤษฎีและการออกแบบ ก็คงพอที่จะทำให้ผู้อ่านสามารถไล่ตามใน

ฉบับต่อๆไปได้ทัน สู้ตายนะครับอย่างเพิ่งท้อ!

สำหรับเนื้อหาในฉบับนี้ จะเริ่มจากหัวข้อที่ผู้เขียนคิดว่ามีความสำคัญมากที่สุด นั่นก็คือกฎการอนุรักษ์กำลังงาน โดยถ้าผู้อ่านสามารถทำความเข้าใจกฎดังกล่าวได้ท่องแท้แล้ว ก็จะสามารถประติดประต่อกับเนื้อหาในหัวข้อถัดไปได้อย่างไม่ยากเย็น ต่อจากหัวข้อแรก จะเป็นการลองทำการออกแบบการหากำลังที่อินพุต/เอาต์พุต กำลังที่จ่ายโดยแหล่งจ่ายไฟดีซี กำลังสูญเสียที่เกิดขึ้น (power dissipation) ตลอดจนประสิทธิภาพ (power efficiency) ของวงจรขยายกำลัง เพื่อไม่ให้เสียเวลาเราลองดูพร้อมกันไปทีละหัวข้อ เลยนะครับ

กฎการอนุรักษ์กำลังงาน [1]

พิจาราณาบล็อกไดอะแกรมรูปที่ 1 แสดงวงจรขยายที่ถูกป้อนด้วยอินพุตที่เป็นแหล่งกำเนิดสัญญาณไซนูซอยด์ โดยสัญญาณเอาต์พุตที่ได้นี้จะถูกสมมุติว่ามีลักษณะเหมือนกันกับสัญญาณอินพุตทุกประการ และแตกต่างกันที่ขนาดเท่านั้น กำลังเอาต์พุตส่วนใหญ่จะถูกส่งมาจากแหล่งจ่ายกำลังไฟดีซี ซึ่งทำหน้าที่จ่ายไฟเลี้ยงให้กับวงจร เราลองมาดูการวิเคราะห์วงจรดังกล่าวเพื่อจะนำไปสู่การออกแบบในหัวข้อต่อๆไป



รูปที่ 1 บล็อกไดอะแกรมแสดงวงจรขยาย

จากกฎการอนุรักษ์กำลังงานที่ว่า “กำลังที่จ่ายจะต้องมีค่าเท่ากับกำลังที่รับหรือถูกดูดกลืน ” โดยกำลังที่จ่ายจะประกอบด้วย กำลังที่อินพุต (P_I) รวมกับ กำลังจากแหล่งจ่ายไฟดีซี (P_S) และกำลังที่รับหรือถูกดูดกลืนคือ กำลังสูญเสียที่เกิดขึ้น $(P_{dissipation})$ บวกกับกำลังที่เอาต์พุต (P_L) ซึ่งกำลังทั้ง 4 ตัวนี้ สามารถแสดงความสัมพันธ์โดยเขียนเป็นสมการดังนี้

$$v_S i_S + V_{CC}(i_{CCp} + i_{CCn}) = P_{dissipation} + v_O i_O \qquad (1)$$

จากสมการที่ 1 การที่เราจะบอกว่า วงจรขยายกำลังที่เรากำลังสนใจอยู่นั้น เวลาถูกนำไปใช้งานแล้วจะช่วยประหยัดไฟให้เราได้หรือไม่ เราจะดูที่พารามิเตอร์ที่เรียกว่า “ประสิทธิภาพ” ซึ่งนิยามดังนี้

$$\eta \equiv \frac{P_L}{P_S + P_I} \tag{2}$$

กำลังที่จ่ายโดยอินพุต (P_I) โดยทั่วไปจะถูกละเลย เนื่องจากมีค่าน้อยกว่ากำลังที่จ่ายโดยแหล่งจ่ายไฟดีซีมาก จากสมการที่ 2 จะได้ว่า

$$\eta = \frac{P_L}{P_S} \tag{3}$$

ประสิทธิภาพที่สูง(η เข้าใกล้ 1) หมายความว่า กำลังที่ปรากฏที่เอาต์พุต (P_L) จะมีค่าเข้าใกล้กำลังที่จ่ายโดยไฟดีซี (P_S) นั่นเอง และถ้าย้อนกลับไปที่สมการที่ 1 อีกที จะเห็นว่าถ้าη มีค่าเข้าใกล้ 1 กำลังสูญเสียที่เกิดขึ้นก็จะมีค่าน้อยตามไปด้วย หรือกล่าวได้อีกอย่างว่า วงจรไหนประสิทธิภาพสูงกว่าก็จะประหยัดค่าไฟกว่า อะไรทำนองนั้น กฎการอนุรักษ์กำลังงาน สามารถใช้ได้กับวงจรทุกวงจร ไม่จำเป็นต้องเป็นวงจรขยาย แต่ที่เห็นส่วนมากจะใช้กับวงจรขยายที่มีการจ่ายและรับกำลังงานที่สูง ที่เรียกกันทั่วไปว่า “ วงจรขยายกำลัง” สำหรับวงจรขยายประเภทนี้ประสิทธิภาพ ถือว่าเป็นพารามิเตอร์ที่มีความสำคัญเป็นอย่างมาก ซึ่งเหตุผลก็เป็นดังที่ได้กล่าวไว้แล้วก่อนหน้านี้ อ้อ....ผู้เขียนเกือบจะลืมซะแล้ว กำลังทั้งหมดที่กล่าวมานี้ ต้องเป็นกำลังเฉลี่ยนะครับ! ถ้าไม่เคลียร์ละก็ ผู้เขียนจะอธิบายให้ ลองดูสมการของกำลังเฉลี่ยข้างล่าง ดังนี้

$$P = \frac{1}{T}\int_0^T p(t)\,dt \tag{4}$$

โดยที่ $p(t) = v(t)i(t)$ ซึ่งแรงดันและกระแส จะสมมุติว่าเป็นสัญญาณไซนูซอยด์ที่มีเฟสตรงกัน(โหลดเป็นตัวต้านทาน) ซึ่งมีสมการดังนี้

$$\begin{aligned} v(t) &= \hat{V}_m \cos(\omega t) \\ i(t) &= \hat{I}_m \cos(\omega t) \end{aligned} \tag{5}$$

เมื่อ $\hat{V}_m$ และ $\hat{I}_m$ คือแอมปลิจูดของแรงดันและกระแสตามลำดับ จากนั้นแทนสมการที่ 5 เข้าไปในสมการที่ 4 เราจะได้กำลังเฉลี่ยสำหรับโหลดที่เป็นตัวต้านทานเท่ากับ

$$P = \frac{1}{2}\hat{V}_m\hat{I}_m \tag{6}$$

การคำนวณหากำลังเฉลี่ยตัวอื่นๆ ที่แรงดันและกระแสมีสมการเหมือนกันกับสมการที่ 5 ตัวอย่างเช่นกำลังเฉลี่ยที่จ่ายโดยอินพุต (v_S) และกำลังเฉลี่ยที่ถูกดูดกลืนโดยโหลด (R_L) จะเขียนในรูปเดียวกับสมการที่ 6 ดังนี้

กำลังที่จ่ายโดย อินพุตคือ $P_S = \frac{1}{2}\hat{V}_s\hat{I}_s$ และกำลังที่ถูกดูดกลืนโดยโหลด คือ

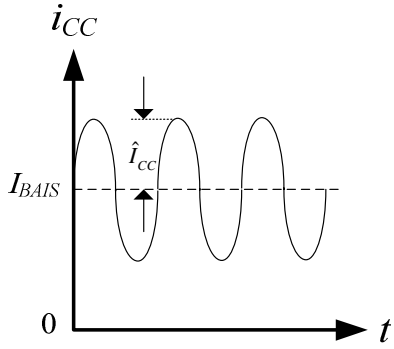
$$P_L = \frac{1}{2}\hat{V}_o\hat{I}_o = \frac{\hat{V}_o^2}{2R_L} \tag{7}$$

เช่นสมมุติว่า $v_S(t) = 1\cos(2000\pi t)$ และ $i_S(t) = 0.05\cos(2000\pi t)$ จะได้ว่ากำลังเฉลี่ยที่จ่ายโดยอินพุตมีค่าเท่ากับ $P_S = \frac{1}{2}(1)(0.05) = 25\,\text{mW}$

ยังหรืออีกตัวที่มีความสำคัญเป็นอย่างมาก(มันเกี่ยวกับค่าไฟที่จะต้องจ่าย นะซิ!) นั่นคือกำลังเฉลี่ยที่จ่ายโดยแหล่งจ่ายไฟดีซี โดยมีสมการดังนี้

$$P_S = V_{CC}\left[\frac{1}{T}\int_0^T [i_{CC}(t)]dt\right] \quad (8)$$

สมการที่ 8 ผู้อ่านจะสังเกตเห็นว่า การหาค่าเฉลี่ยหรือการอินทิเกรตนั้น จะกระทำที่ผลรวมระหว่าง กระแสที่ไหลออกจากแหล่งจ่ายไฟบวก กับ กระแสที่ไหลเข้าแหล่งไฟลบเท่านั้น โดยที่แหล่งจ่ายแรงดันไฟดีซี (V_{CC}) นั้นไม่ได้มีส่วนเกี่ยวข้องเลย(ถูกดึงออกมานอกวงเล็บ) ซึ่งผลลัพธ์ที่ได้จากสมการที่ 8 จะขึ้นอยู่กับลักษณะและรูปร่างของกระแสทั้งสอง (ถูกอินทริเกรตอยู่ข้างใน) ตัวอย่างเช่น ถ้าเป็นวงจรขยายกำลังคลาส เอ กระแส i_{CC} จะมีลักษณะดังรูปที่ 2



รูปที่ 2 กระแสที่ไหลเข้าและออกจากแหล่งจ่ายไฟในวงจรขยายคลาส เอ

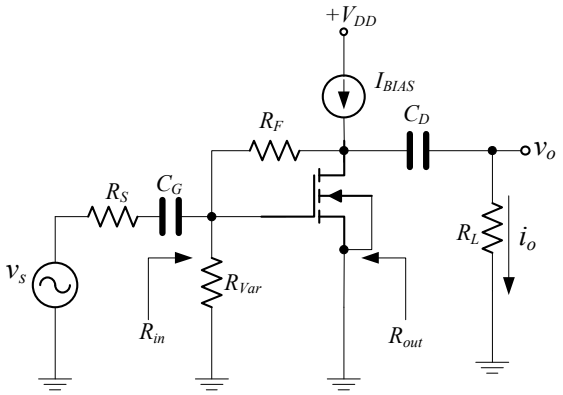
รูปที่2 สามารถเขียนเป็นสมการได้คือ $i_{CC}(t) = I_{BIAS} + \hat{I}_{CC}\cos(\omega t)$ ซึ่งเมื่อนำไปแทนในสมการที่ 8 จะได้ผลการอินทิเกรตง่ายๆเป็นกระแสไบอัส (I_{BIAS}) ดังนั้นจะได้กำลังเฉลี่ยที่จ่ายโดยแหล่งจ่ายไฟคือ

$$P_S = V_{CC} I_{BIAS} \quad (9)$$

ถ้าไม่เข้าใจขอให้นึกถึงกระแสสัญญาณรูปไซนูซอยด์สวิงขึ้นลงรอบกระแสดีซี เฉลี่ยแล้วได้กะแสดีซีใช่ไหม

การออกแบบวงจรขยายกำลังคลาส เอ

เป็นอย่างไรบ้าง เข้าใจหรือว่างงกันครับ? ดูต่อไปเรื่อยๆนะครับ อย่าเพิ่งเลิกอ่าน ตอนนี้เราลองมาทดสอบความเข้าใจกันดีกว่า ที่ผู้เขียนอยากให้ผู้อ่านลองทำคือ การออกแบบวงจรขยายกำลังคลาส เอกัน วงจรที่เราใช้ ก็ไม่ใช่ใครอื่น ผู้อ่านประสบพบเจอมาก่อนหน้านี้แล้วในวารสารเล่มที่ 5 และเพื่อให้ง่ายต่อการอ่าน ผู้เขียนขออนุญาตแสดงวงจรดังกล่าวให้เห็นอีกครั้งดังรูปที่ 3



รูปที่ 3 วงจรขยายคลาสเอจากบทความตอนที่แล้ว

วงจรในรูปที่ 3 ได้เพิ่มตัวต้านทานปรับค่าได้ R_{var} เข้าไป เพื่อทำหน้าที่ปรับแรงดันดีซี V_{GS} และ V_D ให้ได้ตามต้องการ โดยวงจรเดิมนั้นแรงดันที่ขั้วเกตจะมีค่าเท่ากับแรงดันที่ขั้วเดรน ซึ่งมีค่าน้อยเกินไป ทำให้สัญญาณเอาต์พุตซีกลบถูกคลิป

คำถาม จงใช้วงจรในรูปที่ 3 ออกแบบวงจรขยายกำลังให้ได้เอาต์พุตเท่ากับ 25 W ที่โหลด 8 Ω โดยวงจรมีอัตราขยายแรงดัน (A_v) เท่ากับ -5 มอสเฟตใช้เบอร์ IRF 240 มีพารามิเตอร์ดังนี้ $k'_n = 20.82\,u\text{A/V}^2$, $V_t = 3.814\,\text{V}$, $W = 440\,\text{mm}$ และ $L = 2\,\mu\text{m}$

วิธีทำ

1. หาค่าแหล่งจ่ายไฟ (V_{DD})

จากสูตรในสมการที่ 7 คือ $P_L = \dfrac{\hat{V}_o^2}{2R_L}$ แทนค่า $P_L = 25\,\text{W}$ และ $R_L = 8\Omega$ เข้าไปจะได้

$$\begin{aligned}\hat{V}_o = v_{o\max} &= \sqrt{2P_LR_L}\\ &= \sqrt{2(25)(8)}\\ &= 20\,\text{V}\end{aligned}$$

ระวัง ! สัญญาณเอาต์พุตต้องมีการสวิงเท่ากับ $20\,\text{V}$ ถึงจะได้กำลังที่เอาต์พุตเท่ากับ $25\,\text{W}$ นะครับ และเนื่องจากวงจรในรูปที่ 2 ใช้แค่แหล่งจ่ายไฟบวกเพียงอย่างเดียว ดังนั้นแรงดันไฟดีซีที่ขั้วเดรนก็ควรจะมีค่าเท่ากับครึ่งหนึ่งของ V_{DD} หรือกล่าวได้ว่า $\hat{V}_o = V_D = \dfrac{V_{DD}}{2}$ เพราะฉะนั้นแหล่งจ่ายไฟดีซีจะมีค่าเท่ากับ $40\,\text{V}$

2. หาค่ากระแสไบอัส (I_{BIAS})

พิจารณาวงจรรูปที่ 3

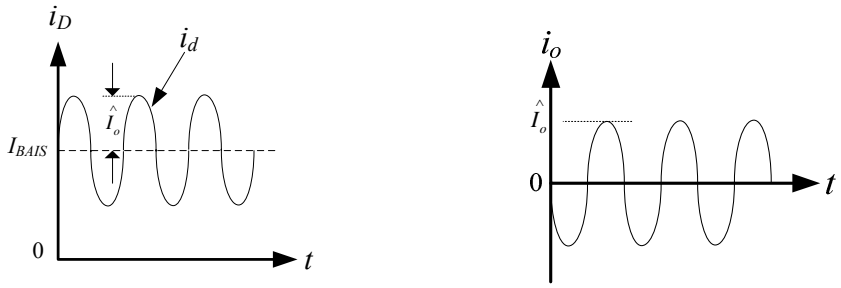
ที่ไฟดีซี จะเห็นว่ากระแสไบอัสไหลเข้าไปที่ขั้วเดรนแล้วก็จะแยกออกเป็นกระแสที่ไหลผ่านตัวต้านทาน R_F และกระแสเดรน ในการออกแบบเราจะกำหนดให้กระแสที่ผ่านตัวต้านทาน R_F มีค่าน้อยกว่ากระแสเดรนมาก ดังนั้นจะได้ว่า

$$I_{BIAS} \approx I_D$$

ที่ไฟสลับ (เมื่อเราป้อนสัญญาณเข้าไปที่อินพุต) จะเห็นว่ากระแสที่ไหลผ่านขั้วเดรนจะมีการเปลี่ยนแปลงเพิ่มขึ้นและลดลงตามอินพุต โดยเหตุการณ์ดังกล่าวจะเกิดกับกระแสที่ไหลผ่านโหลดเช่นกันแต่มีทิศตรงกันข้าม โดยผลรวมของกระแสทั้งสองต้องคงที่เท่ากับกระแสไบอัส ดังสมการ

$$I_{BIAS} = i_D + i_o$$

กระแส i_D เป็นกระแสรวมระหว่างไฟดีซี $I_D = I_{BIAS}$ และ กระแสสลับ i_d โดยที่เวลาขณะหนึ่ง ถ้ากระแสดังกล่าวมีค่าเพิ่มขึ้น ที่เวลาเดียวกัน กระแสสลับ i_o จะลดลง หรือพูดให้เข้าใจง่ายก็คือ กระแสทั้งสองจะมีเฟสตรงกันข้าม แต่มีขนาดเท่ากัน ดังแสดงในรูปที่ 4(ก) และ (ข)



(ก) (ข)

รูปที่ 4 กระแสที่ไหลผ่านขั้วเดรน (ก) และโหลด (ข)

เรามาหากระแสไบอัสกันดีกว่า เริ่มจากสมการ $\hat{I}_o = \dfrac{\hat{V}_o}{R_L}$ แทนค่า $\hat{V}_o$ ที่สูงที่สุด ซึ่งเกิดขึ้นที่กำลังที่เอาต์พุตมีค่าสูงสุด($25\,\text{W}$) จากข้อ1 จะได้ $\hat{V}_o = v_{o\max} = 20\,\text{V}$ เพราะฉะนั้น

$$\hat{I}_o = i_{o\max} = \frac{20\,\text{V}}{8\,\Omega} = 2.5\,\text{A}$$

กระแสดังกล่าวจะเป็นค่าสูงสุดที่วงจรต้องการ โดยที่แหล่งจ่ายกระแสดีซี I_{BIAS} จะต้องจ่ายให้ได้ และก็ไม่มีกระแสอะไรที่จะมีค่าสูงกว่านี้อีกแล้ว เพราะฉะนั้น I_{BIAS} ต่ำที่สุดที่ควรเลือก คือ 2.5 A และเพื่อให้ง่าย ผู้เขียนขอเลือกค่านี้ สำหรับผู้อ่านท่านใด ต้องการจะใช้ค่าที่มากกว่านี้ก็เลือกตามสะดวกนะครับ แต่ไม่ควรจะเลือกค่าที่สูงกว่าค่านี้มาก เพราะจะทำให้ประสิทธิภาพต่ำลง(ดูสมการที่ 9)

3. หาค่าแรงดัน V_{GS} ความต้านทาน R_F และ R_{var}

ถ้ากระแสไบอัส $2.5\,\text{A}$ แยกไหลไปที่ตัวต้านทาน R_F กับ R_{var} มีค่าเท่ากับ $I_{RG} = 10\,\text{mA}$ ซึ่งน้อยมากเมื่อเทียบกับ $2.5\text{A} - 10\,\text{mA} = 2.49\,\text{A}$ ที่ไหลผ่านขั้วเดรน จากสมการ[2]

$$I_D = \frac{k_n'}{2}\frac{W}{L}\left(V_{GS} - V_t\right)^2$$

แทนค่า $I_D = 2.5\text{A}$ และ พารามิเตอร์ของมอสเฟต จะได้ว่า

$$2.5\,\text{A} = \left(\frac{20.82\,\mu\text{A/V}^2}{2}\right)\left(\frac{440\ mm}{2\ \mu m}\right)(V_{GS} - 3.814)^2$$

เพราะฉะนั้น $V_{GS} = 4.843\,\text{V}$

จากนั้นทำการหาผลรวมของ R_F กับ R_{var} ซึ่งจะแทนด้วย R_G และจาก $R_G = \frac{V_D}{I_{RG}}$ จะได้

$$R_G = \frac{20\text{V}}{10\,\text{mA}} = 2\,\text{k}\Omega$$

แต่เรารู้ค่าแรงดัน V_{GS} แล้ว ซึ่งมีค่าเท่ากับ $I_{RG}R_{\text{var}} = 4.843\,\text{V}$ แทนค่า $I_{RG} = 10\,\text{mA}$ จะได้

$$R_{\text{var}} = 484.27\,\Omega \quad (\text{ใช้ค่า } 470\,\Omega)$$

และจะทำให้เราได้ R_F มีค่าเท่ากับ $R_F = 2\,\text{k}\Omega - 484.27\,\Omega = 1.52\ \text{k}\Omega$ (ใช้ค่า $1.5\ \text{k}\Omega$)

4. หาค่าความต้านทานที่แหล่งจ่ายสัญญาณ (R_s)

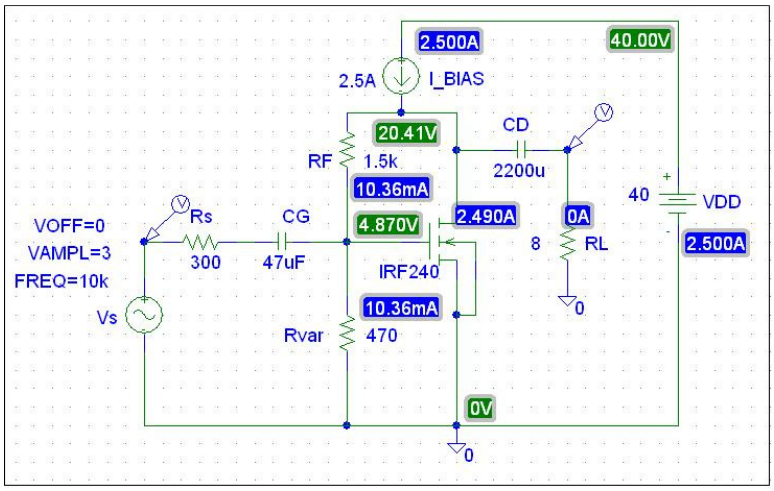
กลับไปที่วารสารฉบับที่ 5 ถ้าเราต้องการหาอัตราขยายแรงดันของวงจรในรูปที่ 3 สามารถทำได้โดยใช้สูตร

$$A_v \approx -\frac{R_F}{R_S} \qquad (\text{ถ้า } AB >> 1)$$

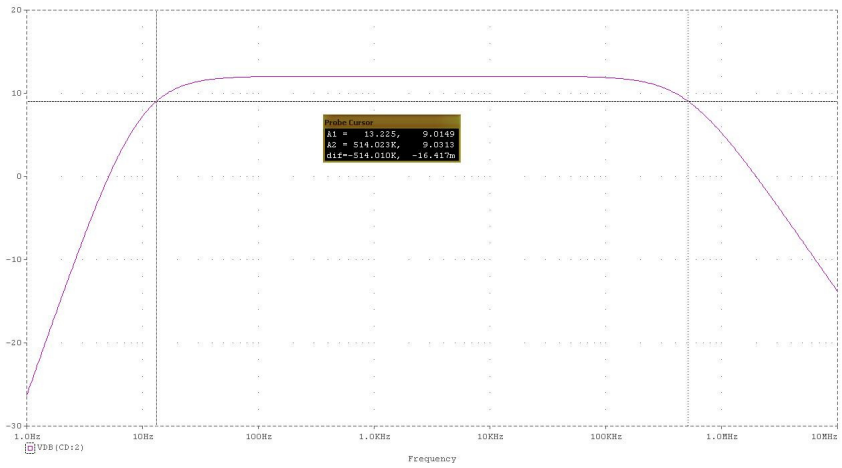
แทนค่า A_v (จากโจทย์) และ R_F ที่คำนวณได้ จะได้ $R_S = -\frac{R_F}{A_v} = -\frac{1.52\,\text{k}\Omega}{-5} = 303.15\,\Omega$ (ใช้ค่า $300\,\Omega$)

เป็นอันว่าจบขบวนการออกแบบแต่เพียงเท่านี้ คงไม่ยากเกินไปใช่ไหมครับ อ้อเกือบลืม! ผู้อ่านบางท่านคงสงสัยว่า เอ....แล้วจะรู้ได้อย่างไรว่าเงื่อนไข $AB >> 1$ เป็นจริงหรือไม่ คำตอบก็คือ ลองกลับไปทวนเนื้อหาในวารสารฉบับที่แล้ว จากนั้นลองทำการคำนวณดู จะได้ค่าดังต่อไปนี้ $g_m = 4.78\,\Omega$, $A = -6.2\,\text{k}\,\Omega$, $AB = 4.13$, $A_f = -1.21\ \text{k}\Omega$, $A_v = -4.03\ \text{V/V}$, $R_i = 163.19\,\Omega$, $R_{if} = 31.78\,\Omega$, $R_o = 7.96\,\Omega$, $R_{of} = 1.55\ \Omega$ และที่สำคัญเป็นอย่างยิ่งคือ $R_{in} = 35.55\ \Omega$ และ $R_{out} = 1.92\ \Omega$ ซึ่งมีค่าต่ำมากเมื่อเทียบกับ R_s และ R_L ทำให้ไม่เกิดการโหลดทั้งที่อินพุตและเอาต์พุต

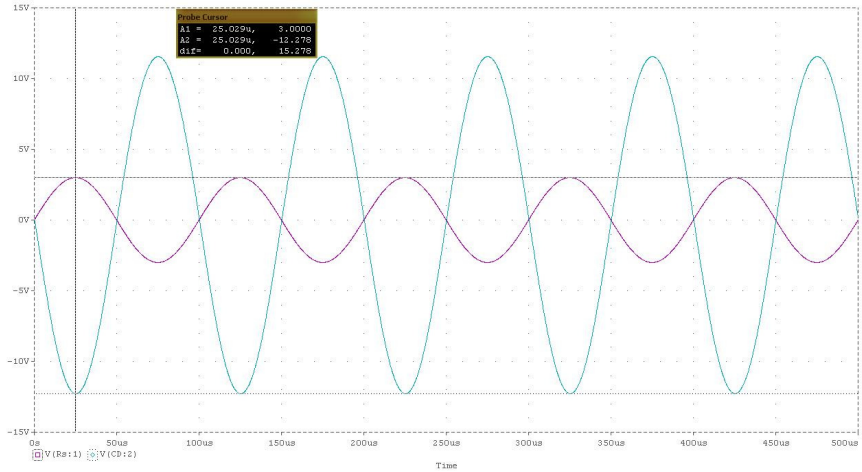
เช่นเดิมนะครับ เมื่อออกแบบเสร็จแล้ว ก็ถึงเวลาที่จะต้องต่อวงจรทดลองวัดผลกัน แต่เรามีเครื่องมือที่ใช้แทนการต่อวงจรอยู่ในมือแล้วนี่ รู้ไหมคืออะไรครับ? ก็โปรแกรม PSpice ไง เอ้า..ลองดูวงจรและผลการจำลองได้ในรูปที่5-8



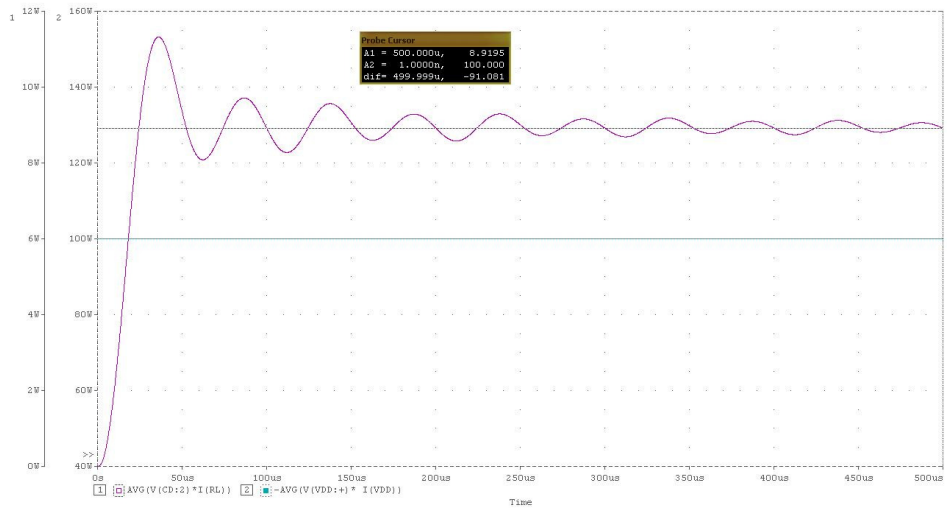
รูปที่ 5 วงจรขยายกำลัง 25 W และผลการจำลองที่ไฟดีซี



รูปที่ 6 ผลการจำลองในโดเมนความถี่ของวงจรขยายกำลัง 25 W



รูปที่7 ผลการจำลองในโดเมนเวลาของวงจรขยายกำลัง 25 W



รูปที่8 ผลการจำลองวัดกำลังที่ถูกดูดกลืนที่เอาต์พุต และที่จ่ายโดยแหล่งจ่ายไฟ

จากผลการจำลองสรุปได้ดังนี้ จุดทำงานวัดแรงดัน V_{GS} และ V_D ได้เท่ากับ $4.87\,\mathrm{V}$ และ $20.41\,\mathrm{V}$ ตามลำดับ วัดกระแส I_D และ I_{RG} ได้เท่ากับ $2.49\,\mathrm{A}$ และ $10.36\,\mathrm{mA}$ ตามลำดับ ผลตอบสนองความถี่ใช้งานได้ในช่วงความถี่เสียงกล่าวคือวัดได้จาก $13\,\mathrm{Hz}-514\,\mathrm{kHz}$ สำหรับโดเมนเวลา ทำการป้อนอินพุตแอมปลิจูดเท่ากับ $3\,\mathrm{V}$ ความถี่ $10\,\mathrm{kHz}$ เข้าไป วัดอัตราขยายแรงดันได้เท่ากับ $-(12.28\,\mathrm{V})/3\,\mathrm{V}$= -4.1 V/V ซึ่งมีค่าใกล้เคียงกับค่าจากการออกแบบ และสุดท้ายจะเป็นกำลังเฉลี่ยที่ปรากฏที่โหลดและกำลังที่จ่ายโดยแหล่งจ่ายไฟดีซี ผลการจำลองวัดค่าได้เท่ากับ $8.9\,\mathrm{W}$ และ $100\,\mathrm{W}$ ตามลำดับ ซึ่งถ้าคำนวณโดยใช้สูตรในสมการที่ 7 และ 9 จะได้ค่าที่ใกล้เคียงกัน

มีความสุขเหมือนผู้เขียนไหมครับ จะอะไรซะอีก ก็สามารถจบบทความตอนนี้ได้ รู้ไหมครับมันทำให้ผู้เขียนเครียดและอดนอนไปหลายคืน สำหรับตอนต่อไปจะทำการออกแบบแหล่งจ่ายกระแสและแหล่งจ่ายไฟดีซี อย่าลืมติดตามอ่านให้ได้นะขอรับ บ๊ายบาย….

แบบจำลองของมอสเฟตเบอร์ IRF 240 ใช้สำหรับรันโปรแกรม PSpice

```
.model IRF240 NMOS(Level=3 Gamma=0 Delta=0 Eta=0 Theta=0 Kappa=0.2 Vmax=0 Xj=0
+ Tox=100n Uo=600 Phi=.6 Rs=5.466m Kp=20.82u W=.44 L=2u Vto=3.814
+ Rd=97.84m Rds=888.9K Cbd=1.813n Pb=.8 Mj=.5 Fc=.5 Cgso=1.977n
+ Cgdo=490.5p Rg=3.604 Is=5.191p N=1 Tt=312n)
* Int'l Rectifier pid=IRFC240 case=TO3
* 88-08-25 bam creation
*$
```

บรรณานุกรม

[1] Alexander, C. K., and Sadiku, M. N.O. Fundamentals of Electric Circuits .2nd ed. New York :McGraw- Hill,2003.

[2] Sedra, A. S., and Smith, K. C. Microelectronic Circuits 3rd ed. Saunders College Publishing, 1991.