

วงจรดิคสันชาร์ตปั๊มแรงดันอินพุตต่ำมากโดยใช้ไดนามิกเทรสโวลต์โวลต์เตจมอสเฟส

Ultra-Low-Voltage Input Dickson Charge Pump Using DTMOS

ธาดา คำแดง¹ ศุภวัฒน์ ลาวัณย์วิสุทธิ² และพัฒนา อินทนิ³

Tada Comedang¹ Supawat Lawanwisut¹ and Pattana Intani³

¹สาขาวิชาคอมพิวเตอร์อุตสาหกรรม คณะเทคโนโลยีอุตสาหกรรม มหาวิทยาลัยราชภัฏเทพสตรี

E-Mail: tada-comedang@hotmail.com

²สาขาวิชาวิศวกรรมสารสนเทศและการสื่อสาร คณะเทคโนโลยีอุตสาหกรรม มหาวิทยาลัยราชภัฏเทพสตรี

³สาขาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีปทุมวัน

บทคัดย่อ

เนื่องจากการลดลงของแหล่งจ่ายอย่างต่อเนื่อง วงจรชาร์ตปั๊มจึงมีการใช้งานกันอย่างแพร่หลายในรูปแบบวงจรรวมที่จะนำไปประยุกต์ใช้งานต่างๆ เช่น พลังงานฉลาด หน่วยความจำแบบลบได้ วงจรขับแอลซีดี ฯลฯ แต่ประเด็นหลักที่สนใจในบทความนี้ คือ วงจรดิคสันชาร์ตปั๊มที่สามารถทำงานได้ในระดับแรงดันอินพุตต่ำมาก ซึ่งวงจรจะออกแบบด้วยไดนามิกเทรสโวลต์โวลต์เตจมอสเฟส (DTMOS) ผลจากการจำลองการทำงานพบว่า วงจรสามารถเริ่มทำงานได้ตั้งแต่ระดับแรงดันอินพุตเพียง 0.1 โวลต์ และมีการขยายแรงดันได้ถึง 0.4 โวลต์

คำสำคัญ: วงจรดิคสันชาร์ตปั๊ม ไดนามิกเทรสโวลต์โวลต์เตจมอสเฟส

Abstract

Due to the continuous power supply reduction, charge pumps circuits are widely used in integrated circuits (ICs) devoted to several kind of applications such as smart power, nonvolatile memories, LCD drivers, etc. But the main point of interest in this article is a Dickson charge pump can be operate at ultra-low-input voltage. Which the circuit is designed with Dynamic Threshold Voltage MOSFET (DTMOS). The result of the simulation shows that the circuit can start from the input voltage of 0.1 volts and the voltage gain of up to 0.4 volts.

Keywords: Dickson charge pump, DTMOS.

1. บทนำ

ปัจจุบันมีความต้องการอย่างสูงที่จะให้แหล่งพลังงานของอุปกรณ์อิเล็กทรอนิกส์แบบพกพา มีขนาดเล็กและสามารถใช้งานได้ยาวนานขึ้น แต่แรงดันเอาต์พุตที่ได้จากแหล่งพลังงานเหล่านี้ส่วนใหญ่จะต่ำ และจะต้องได้รับการแปลงผันให้มีแรงดันที่สูงขึ้น (Boost Converter) ชาร์ตปั๊ม (Charge Pump) ถือว่าเป็นวงจรแปลงผันที่ได้รับการใช้งานอย่างแพร่หลายในปัจจุบัน สำหรับการแปลงผันแรงดันให้สูงขึ้น เช่น ในระบบมือถือสมาร์ตโฟน, เทอร์โมอิเล็กทริก (Thermoelectric) และสมองกลฝังตัว (Embedded) เป็นต้น [1-5] จากการศึกษาวงจรชาร์ตปั๊มที่มีผู้นำเสนอวงจรที่นิยมใช้กันอย่างแพร่หลาย คือ วงจรดิคสันชาร์ตปั๊ม (Dickson Charge Pump) [6-8] ที่ออกแบบโดยใช้เทคโนโลยี CMOS มาตรฐาน แต่อย่างไรก็ตามเมื่อแรงดันไฟเลี้ยงของวงจรปรับให้มีค่าต่ำกว่า 3 โวลต์ ประสิทธิภาพในการแปลงผันจะมีค่าลดลงเป็นอย่างมาก [8] จึงทำให้ไม่เหมาะสมที่จะดำเนินการร่วมกับแบตเตอรี่ขนาดเล็กที่มีจำหน่ายในเชิงพาณิชย์ ซึ่งจะอยู่ในช่วง 0.9-1.5 โวลต์ [9] และแนวโน้มความต้องการวงจรที่มีอัตราการใช้กำลังงานต่ำ (Low Power) ปัญหาเหล่านี้ทำให้นักออกแบบวงจรหาวิธีการและเทคนิคต่างๆ เพื่อที่จะทำให้วงจรสามารถทำงานได้ที่ระดับแรงดันไฟเลี้ยงต่ำ (Low Voltage) และกินกำลังงานต่ำ

ปัจจุบันการออกแบบวงจรอิเล็กทรอนิกส์แบบพกพาจะนิยมใช้เทคโนโลยี CMOS โดยใช้เทคนิคการลดหรือแม้กระทั่งการลบค่าแรงดันขีดเริ่ม (Threshold Voltage) เทคนิคที่นิยมใช้กันอย่างแพร่หลาย ได้แก่ Rail-to-rail [10], Weak inversion [11], Level shifter [12],

Floating-gate [12-13], Quasi-floating-gate [14-15], และ Bulk-driven [16-17] ซึ่งแต่ละเทคนิคสามารถทำให้วงจรทำงานได้ที่ระดับแรงดันไฟเลี้ยงต่ำ และกินกำลังงานต่ำ แต่ถ้าจะกล่าวถึงความเรียบง่ายในการออกแบบวงจร DTMOS (Dynamic Threshold Voltage MOSFET) ที่ถูกนำเสนอโดย Assaderaghi และคณะ [18] เป็นที่น่าสนใจและเป็นอีกทางเลือกในการออกแบบวงจร เพราะวงจรส่วนใหญ่ที่นำเสนอไปก่อนหน้านี้โดยใช้เทคนิค DTMOS จะมีความเรียบง่าย อีกทั้งมีอัตราการกินกำลังงานต่ำมาก (Ultra Low Power) [19]

ดังนั้นในบทความนี้จะนำเสนอการออกแบบวงจรวงจรชาร์จัม โดยใช้ DTMOS เพื่อให้วงจรมีความเหมาะสมสำหรับนำไปประยุกต์ใช้งานกับวงจรที่ต้องการอัตราการกินกำลังต่ำ เช่น อุปกรณ์อิเล็กทรอนิกส์แบบพกพา อุปกรณ์อิเล็กทรอนิกส์ทางการแพทย์ เป็นต้น สมรรถนะของวงจรจะถูกยืนยันโดยผ่านการจำลองการทำงานด้วยโปรแกรม PSpice โดยใช้เทคโนโลยีขนาด 0.18 ไมโครเมตร (μm)

2. หลักการออกแบบวงจรดิคชันชาร์จัมแรงดันอินพุตต่ำมาก

2.1 วงจรดิคชันชาร์จัม

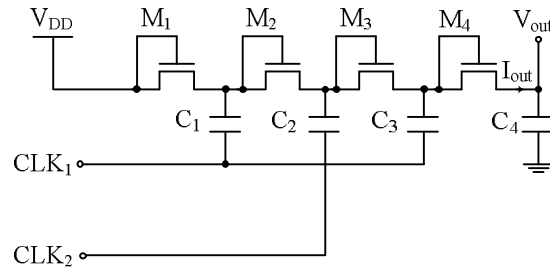
วงจรดิคชันชาร์จัมที่แสดงในรูปที่ 1 จะประกอบด้วยมอสเฟสเพื่อทำหน้าที่เป็นไดโอด ต่อรวมอยู่กับตัวเก็บประจุ จากรูปแสดงให้เห็นได้ว่าวงจรที่แสดงได้ต่อรวมกันทั้งหมด 4 ชั้น (n) แต่ละชั้นจะถูกควบคุมการทำงานด้วย 2 สัญญาณนาฬิกา เพื่อให้วงจรเกิดการหน่วงเวลาที่แตกต่างกันของแต่ละชั้น ซึ่งผลที่ได้จะทำให้วงจรสามารถเพิ่มขนาดของแรงดันเอาต์พุตแสดงได้ดังสมการต่อไปนี้ [20]

$$V_{out} = (n+1)V_g - \frac{nI_{out}}{fC} \quad (1)$$

เมื่อ f คือ ความถี่ของสัญญาณนาฬิกา (CLK), C คือ ค่าของตัวเก็บประจุ และ V_g คือ อัตราการขยายแรงดันของวงจร ในกรณีที่พิจารณาโวลต์เป็นศูนย์ แสดงได้ดังสมการต่อไปนี้

$$V_g = V_{DD} - V_{th} \quad (2)$$

เมื่อ V_{DD} คือ แรงดันอินพุตของวงจรดิคชันชาร์จัม และ V_{th} คือ แรงดันไบแอสตรงของไดโอดหรือแรงดันเทรชโฮลด์ของมอสเฟสขึ้นอยู่กับทางเลือกใช้อุปกรณ์ในการออกแบบวงจร แต่ในที่นี้เป็นการออกแบบด้วยมอสเฟส เพื่อให้วงจรทำงานได้ในระดับแรงดันที่ต่ำ เหมาะสำหรับการใช้งานสำหรับอุปกรณ์แบบพกพา หรือวงจรอิเล็กทรอนิกส์ที่ต้องการระดับแรงดันไฟเลี้ยงต่ำ



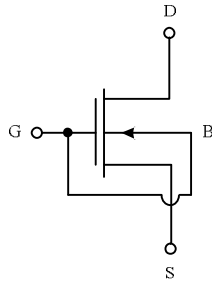
รูปที่ 1 วงจรดิคชันชาร์จัม

จากสมการที่ (1) – (2) แสดงให้เห็นถึงหลักการเบื้องต้นของวงจรดิคชันชาร์จัมแต่เมื่อทำการพิจารณาสมการที่ (2) สิ่งที่น่าสนใจ คือ แรงดันเทรชโฮลด์ของมอสเฟสเห็นว่าถ้าสามารถออกแบบให้ค่าแรงดันเทรชโฮลด์มีค่าต่ำมากๆ หรือเป็นศูนย์ได้ จะทำให้วงจรทำงานได้ที่แรงดันต่ำมาก อีกทั้งสามารถเพิ่มประสิทธิภาพของวงจรให้มีอัตราการขยายที่สูงขึ้นอีกด้วย เทคนิคที่จะนำเสนอในบทความนี้เป็นเทคนิคที่ค่อนข้างใหม่ อีกทั้งสามารถต่อใช้งานได้ง่ายเมื่อเทียบกับเทคนิคการทำงานแบบอื่นๆ [10-17] ที่ทำให้แรงดันเทรชโฮลด์ลดลง ซึ่งจะแสดงรายละเอียดในหัวข้อที่ 2.2

2.2 ไดนามิกเทรชโฮลด์โวลต์เตจมอสเฟส (DTMOS)

งานวิจัยจะใช้ DTMOS มาใช้เป็นอุปกรณ์หลักในการออกแบบวงจรดิคชันชาร์จัมดังนั้นในหัวข้อนี้จะขอกล่าวถึงทฤษฎีและหลักการของ DTMOS พอสังเขปรูปที่ 2 แสดงถึงโครงสร้างของ DTMOS โดยหลักการการทำงานของ DTMOS ทำการต่อขาเกตเข้ากับขาบอดี้ซึ่งสามารถแสดงค่าแรงดันเทรชโฮลด์ของมอสเฟสได้ดังนี้ [18]

$$V_{th} = V_{to} + \gamma(\sqrt{|2\Phi_f|} + V_{BS} - \sqrt{|2\Phi_f|}) \quad (3)$$



รูปที่ 2 โครงสร้าง N-channel DTMOS

γ = สัมประสิทธิ์บอดี้ไบแอส (Body effect factor)

ϕ_f = ค่าแฟร์ของศักย์ไฟฟ้า (Fermi potential)

V_{to} = ค่าศักดาความร้อน (Thermal voltage)

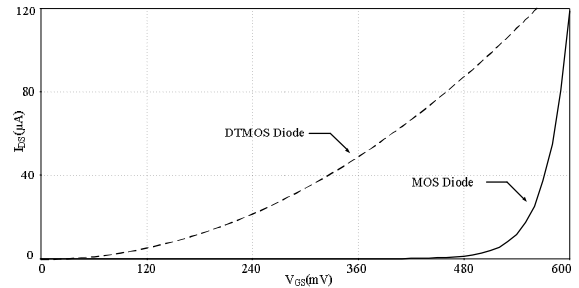
V_{BS} = แรงดันไบแอสที่ขาบอดี้ (Body bias voltage)

ในสมการที่ (3) แสดงให้เห็นค่าแรงดันเทอร์สโวลต์ของมอสเฟสโดยการทำงานของมอสเฟสแบบปกตินั้น จำเป็นจะต้องกำหนดให้ $V_{BS} > 0$ ซึ่งจะทำให้ค่าแรงดันเทอร์สโวลต์มีค่าเพิ่มสูงขึ้นตามไปด้วย แต่เมื่อทำการต่อขาบอดี้เข้ากับขาเกต แสดงในรูปที่ 3 หรือเป็นการกำหนดให้ $V_{BS} < 0$ จะพบว่าจะทำให้ค่าแรงดันเทอร์สโวลต์ลดลงได้ รูปที่ 3 แสดงถึงความสัมพันธ์ของกระแสเดรน (Drain) ในขณะที่ทำงานเหมือนเป็นไดโอดของ DTMOS เทียบกับ N-แชนเนล มอสเฟสแบบธรรมดา จากผลการจำลองการทำงานด้วยโปรแกรม PSpice โดยใช้เทคโนโลยี $0.18 \mu\text{m}$ โดยกำหนดขนาดของความกว้างต่อความยาวของมอสเฟส (W/L) ที่ต่ำสุดซึ่งมีค่าเท่ากับ $0.27 \mu\text{m} / 0.18 \mu\text{m}$ แสดงให้เห็นว่าค่าแรงดันเทอร์สโวลต์ (V_{th}) ของ DTMOS หรือการเริ่มนำกระแสอยู่ที่ 40mV ซึ่งเป็นค่าที่ต่ำมาก และเมื่อเปรียบเทียบกับเอ็นแชนเนล มอสเฟสแบบธรรมดาจะอยู่ที่ 470mV จากผลการจำลองการทำงานสามารถที่จะยืนยันได้ว่าเมื่อนำ DTMOS ไปออกแบบเป็นวงจรดิคชันชาร์ตบีมสามารถทำให้วงจรทำงานได้ที่ระดับแรงดันต่ำมาก อีกทั้งยังช่วยเพิ่มประสิทธิภาพของวงจรโดยการอ้างอิงจากหลักการการทำงานของวงจรในสมการที่ (1) และ (2)

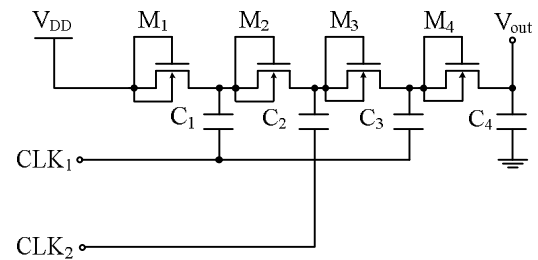
3. ผลจำลองการทำงาน

เพื่อเป็นการยืนยันความถูกต้องของการออกแบบวงจรในบทความนี้ ผลการทำงานของวงจรจะถูกจำลองการทำงานโดยใช้เทคโนโลยีทรานซิสเตอร์ NMOS Level 3 ขนาด $0.18 \mu\text{m}$ ของบริษัท TSMC ในการจำลองการทำงานด้วยโปรแกรม PSpice โดยค่าของ W จะถูก

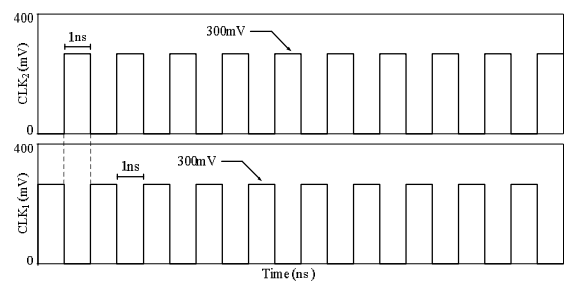
กำหนดไว้ด้วยอัตราส่วนขนาดต่ำสุดที่ $0.27 \mu\text{m}$ และขนาดของ L จะกำหนดให้มีค่าเท่ากับ $0.18 \mu\text{m}$ เพื่อต้องการให้ค่าของแรงดันเทอร์สโวลต์ (V_{th}) มีค่าต่ำสุด ซึ่งโดยการทำงานแบบปกติแล้วจะอยู่ที่ 0.5V และค่าตัวเก็บประจุทุกตัวกำหนดให้มีค่าเท่ากับ 1pF รูปที่ 4 แสดงวงจรดิคชันชาร์ตบีมโดยใช้ DTMOS



รูปที่ 3 กระแสเดรนของ DTMOS เปรียบเทียบกับ NMOS

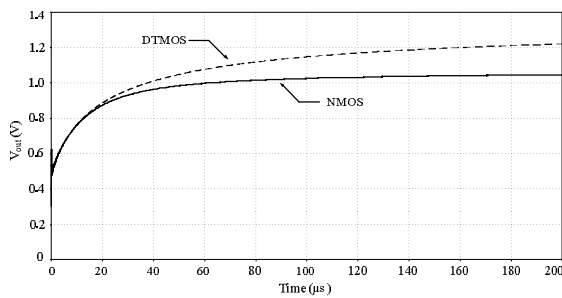


รูปที่ 4 วงจรดิคชันชาร์ตบีมที่ออกแบบด้วย DTMOS



รูปที่ 5 สัญญาณนาฬิกาที่ใช้ควบคุมการทำงานของวงจร

รูปที่ 5 เป็นสัญญาณนาฬิกา CLK_1 - CLK_2 ที่ความถี่ 5MHz โดย CLK_1 ทำหน้าที่ควบคุมการทำงานของทรานซิสเตอร์ M_1 และ M_3 , CLK_2 ทำหน้าที่ควบคุมการทำงานของทรานซิสเตอร์ M_2 และ M_4 โดยจะนำเสนอการทำงานของวงจรดิคชันชาร์ตบีมโดยใช้ DTMOS เปรียบเทียบกับวงจรดิคชันชาร์ตบีมโดยใช้ NMOS ผลจำลองการทำงานแสดงได้ในรูปที่ 6



รูปที่ 6 แรงดันเอาต์พุตของวงจรที่ $V_{DD} = 300 \text{ mV}$

รูปที่ 6 เมื่อกำหนดให้ V_{DD} เท่ากับ 300 mV ผลจากการจำลองการทำงานแสดงให้เห็นได้อย่างชัดเจนว่า วงจรที่ออกแบบด้วย DT MOS สามารถเพิ่มขนาดแรงดันเอาต์พุตได้สูงกว่า NMOS ซึ่ง DT MOS ให้แรงดันเอาต์พุตสูงถึง 1.22 V ส่วน NMOS ให้แรงดันเอาต์พุตอยู่ที่ 1.05 V

5. สรุป

บทความวิจัยนี้นำเสนอการออกแบบวงจรดิคชันชาร์ตบีมโดยใช้ไดนามิกเทรสเตอร์โวลต์เตจมอสเฟส (DT MOS) เพราะจะทำให้วงจรที่ออกแบบสามารถทำงานได้ที่แรงดันอินพุตต่ำมาก เมื่อเปรียบเทียบกับการออกแบบวงจรด้วยมอสเฟสแบบปกติ อีกทั้ง DT MOS ที่นำมาออกแบบวงจรนั้นสามารถทำให้วงจรทำงานได้ที่ระดับแรงดันไฟเลี้ยงต่ำที่ 300 mV โดยใช้เทคโนโลยี NMOS ขนาด $0.18 \mu\text{m}$ การวิเคราะห์และออกแบบวงจรดิคชันชาร์ตบีมในบทความวิจัยนี้จะแสดงให้เห็นข้อได้เปรียบของวงจรที่ออกแบบด้วย DT MOS ซึ่งจะทำให้อัตราการขยายแรงดันของวงจร (V_o) มีค่าที่สูงขึ้นได้อันเนื่องมาจากค่าของแรงดันเทรสเตอร์โวลต์ของมอสเฟส (V_{th}) ที่ลดลงนั่นเอง และในงานวิจัยครั้งต่อไปผู้เขียนจะทำการพัฒนาวงจรวงจรดิคชันชาร์ตบีมโดยใช้ DT MOS ให้สามารถนำไปใช้งานได้จริงโดยจะออกแบบวงจรด้วยไอซีสำเร็จรูปที่มีจำหน่ายในเชิงพาณิชย์

6. เอกสารอ้างอิง

[1] E. Carlson, K. Stunz and B. Otis, "20mV input Boost Converter for Thermoelectric Energy Harvesting," *IEEE Symp. VLSI Circuits Dig.Tech. Papers*, pp. 162-163, June 2009.

[2] Y. K. Ramadass and A. P. Chandrakasan, "A Batteryless Thermoelectric Energy-Harvesting Interface Circuit with 35mV Startup Voltage," *IEEE ISSCC Dig. Tech. Papers*, pp. 486-487, Feb 2010.

[3] S. Matsumoto, T. Shodai, and Y. Kanai "A Novel Strategy of a Control IC for Boost Converter with Ultra Low Voltage Input and MaximumPower Point Tracking for Single Solar Cell Application" *International Symposium on Power Semiconductor Devices & IC's*, pp. 180-183, June 2009.

[4] C. Y. Leung, P. K. T. Mok, and K. N. Leung "A 1-V Integrated Current Mode Boost Converter in Standard 3.3-5V CMOS technologies" *IEEE J. Solid-State Circuits*, vol. 40, no. 11, pp. 2265-2274, Nov. 2005.

[5] T. Kawahara, T. Kobayashi, and Y. Jyouno "Bit-line clamped sensing multiplex and accurate high voltage generator for quarter-micron flash memories" *IEEE J Solid-State Circuits*, vol. 31, no. 11, pp. 1590-1600, 1996.

[6] J. F. Dickson, "On-chip high-voltage generation in NMOS integrated circuits using an improved voltage multiplier technique" *IEEE J. Solid-State Circuits*, vol. 11, no. 3, pp. 374-378, 1976.

[7] S.A. Bhalerao, A.V. Chaudhary, and R.M. Patrikar, "A CMOS Low Voltage Charge Pump" *VLSI Design, 2007. Held jointly with 6th International Conference on Embedded Systems., 20th International Conference*, pp.941-946, 2007.

[8] W. Jieh-Tsornng and C. Kuen-Long, "MOS charge pumps for low-voltage operation" *Solid-State Circuits, IEEE Journal*, vol.33, no.4, pp.592-597, 1998.

[9] Energizer at "http://www.energizer.com"

- [10] F. Duque-Carrillo, J.M. Carrillo, J.L. Ausin, and G. Torelli, "Input/output rail-to-rail CMOS operational amplifier with shaped common-mode response" *Analog Integrated Circuits and Signal Processing*, vol. 34, no. 3, pp. 221-232, 2003.
- [11] E.A. Vittoz, "Weak inversion for ultra low-power and very low voltage circuits" *Proceedings of Solid State Circuits Conference A-SSCC*, pp. 129-132, 2009.
- [12] S.S. Rajput, and S.S. Jamuar, "Low voltage analog circuit design techniques" *IEEE Circuits and Systems Magazine*, vol. 2, no. 1, pp. 24 -42, 2002.
- [13] L. Yin, S.H.K. Embai, E. Sanchez-Sinencio, "A floating gate MOSFET D/A converter" *Proceedings of the IEEE International Symposium on Circuits and Systems*, pp. 409-412, 1997.
- [14] J. Ramirez-Angulo, A.J. Lopez-Martin, R.G. Carvajal, and F.M. Chavero, "Very low-voltage analog signal processing based on quasi-floating gate transistors" *IEEE Journal of Solid-State Circuits*, vol.39, no.3, pp.434-442, 2004.
- [15] J.M.A. Miguel, A.J. Lopez-Martin, L. Acosta, J. Ramirez-Angulo, R.G. Carvajal, "Using Floating Gate and Quasi-Floating Gate Techniques for Rail-to-Rail Tunable CMOS Transconductor Design" *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol.58, no.7, pp.1604-1614, 2011.
- [16] A. Guzinski, M. Bialko, and J.C. Matheau, "Body-driven differential amplifier for application in continuous-time active C filter" *Proceedings ECCD. Paris (France)*, pp. 315-319, 1987.
- [17] S. Yan, and E. Sanchez-Sinencio, "Low voltage analog circuit design techniques: A tutorial" *IEICE Trans. Analog Integrated Circuits and Systems*, vol. E00-A, no. 2, 2000.
- [18] F. Assaderaghi, D. Sinitsky, S. Parke, J. Bokor, P-K. Ko, Chenming Hu, "A dynamic threshold voltage MOSFET (DTMOS) for ultra-low voltage operation" *International Electron Devices Meeting, 1994. IEDM'94. Technical Digest*, pp.809-812, 1994.
- [19] A. Uygun, and H. Kuntman, "DTMOS-Based 0.4V Ultra Low-Voltage Low-Power VDTA Design and Its Application to EEG Data Processing" *Radioengineering*, vol.22, no.2, pp. 458-466, 2013.
- [20] J. F. Dickson, "On-chip high-voltage generation in MNOS integrated circuits using an improved voltage multiplier technique," *IEEE Journal of Solid-State Circuits*, Vol. 11, No. 3, pp. 374-378, 1976.