

การออกแบบ N-channel DTMOS สำหรับวงจรกำเนิดสัญญาณชนิดวงแหวนที่กินกำลังงานต่ำ N-channel Dynamic Threshold MOSFET Design for Low Power Ring Oscillators

ธาดา คำแดง¹ ศุภวัฒน์ ลาวัณย์วิสุทธิ² และพัฒนา อินทนิ³

Tada Comedang¹, Supawat Lawanwisut¹, and Pattana Intani³

¹สาขาวิชาอุตสาหกรรมศึกษา คณะเทคโนโลยีอุตสาหกรรม มหาวิทยาลัยราชภัฏเทพสตรี

E-Mail: tada-comedang@hotmail.com

²สาขาวิชาวิศวกรรมสารสนเทศและการสื่อสาร คณะเทคโนโลยีอุตสาหกรรม มหาวิทยาลัยราชภัฏเทพสตรี

³สาขาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีปทุมวัน

บทคัดย่อ

บทความนี้นำเสนอการออกแบบมอสเฟสที่ควบคุมค่าแรงดันขีดเริ่มแบบไดนามิก ชนิด N-แชนแนล (N-channel DTMOS) สำหรับวงจรกำเนิดสัญญาณชนิดวงแหวนที่กินกำลังงานต่ำ วงจรที่นำเสนอจะประกอบไปด้วยส่วนของวงจรขยาย 5 วงจร ต่อรวมกันเป็นวงแหวน โดยในแต่ละวงจรขยายจะใช้ N-channel DTMOS เป็นตัวขับเคลื่อน และตัวเก็บประจุ จากผลการจำลองการทำงานด้วยโปรแกรม PSpice โดยใช้เทคโนโลยีขนาด 0.18 ไมครอน ของบริษัท TSMC พบว่าวงจรสามารถกำเนิดความถี่ได้ถึง 50 MHz อัตราการกินกำลังงานเฉลี่ย 0.66 มิลลิวัตต์ ที่แหล่งจ่ายแรงดัน 1.1 โวลต์

คำสำคัญ: วงจรกำเนิดสัญญาณชนิดวงแหวน มอสเฟสที่ควบคุมค่าแรงดันขีดเริ่มแบบไดนามิก

Abstract

In this paper, n-channel dynamic threshold MOSFET (DTMOS) applications in the low power ring oscillator. The propose circuit consists of three stage amplifiers combined into ring. Each stage using n-channel DTMOS drive current source and capacitors. The results of the simulation program PSpice with TSMC 0.18 micron technology. The circuit can generate frequencies up to 50MHz, average power consumption 0.66mW at supply voltage of 1.1 V.

Keywords: Ring Oscillator, DTMOS.

1. บทนำ

วงจรออสซิลเลเตอร์แบบวงแหวน (Ring Oscillator) เป็นวงจรที่มีความสำคัญในอุตสาหกรรมอิเล็กทรอนิกส์โดยทั่วไปจะพบว่าวงจรออสซิลเลเตอร์แบบวงแหวนจะใช้เป็นวงจรกำเนิดสัญญาณเวลาให้กับวงจรอิเล็กทรอนิกส์ ปัจจุบันจึงได้มีผู้สนใจในการพัฒนาวงจรออสซิลเลเตอร์แบบวงแหวนไปใช้ในอุตสาหกรรมอิเล็กทรอนิกส์ รวมไปถึงเป็นส่วนประกอบของวงจรต่างๆ เพื่อพัฒนาประสิทธิภาพของวงจรเป็นจำนวนมาก เช่น วงจรรวมความจุสูงมาก (VLSI), วงจรแปลงสัญญาณดิจิทัลเป็นแอนะล็อก (ADC), เฟสล็อกลูป (PLL), กำเนิดสัญญาณควบคุมแรงดัน (VCO) และระบบการแปลงพลังงาน (Converter) เป็นต้น [1, 2]

จากที่กล่าวมาข้างต้นในอุตสาหกรรมอิเล็กทรอนิกส์จะนิยมใช้ผลึกควอตซ์ สร้างความถี่สำหรับวงจรกำเนิดสัญญาณ เพราะมีความแม่นยำสูง อีกทั้งเสถียรภาพของสัญญาณที่อยู่ในสนามแม่เหล็ก (Chemical shift, δ) มีค่าแปรเปลี่ยนเพียง ± 0.1 เปอร์เซ็นต์ที่ความถี่ 10 เมกะเฮิร์ตซ์ เพราะเมื่อเปรียบเทียบกับวงจรกำเนิดสัญญาณที่อยู่ในรูปของวงจรรวม (IC) จะมีค่าแปรเปลี่ยนสูงถึง $\pm 5\%$ เมื่อเปรียบเทียบกับความถี่เดียวกัน แต่การออกแบบวงจรด้วยผลึกควอตซ์มีข้อด้อย คือ ทำให้วงจรมีขนาดใหญ่ และไม่สามารถนำเข้าไปใส่ในวงจรรวมความจุสูงมาก (VLSI) ได้ ซึ่งกำลังเป็นที่นิยมในการออกแบบวงจรในภาคอุตสาหกรรมชิ้นส่วนอิเล็กทรอนิกส์ จึงมีการออกแบบวงจรกำเนิดสัญญาณแบบใหม่โดยใช้ CMOS (Complementary Metal-Oxide-Semiconductor) ซึ่งจะมีข้อดีตรงที่ทำให้วงจรมีขนาดเล็ก ทำให้สามารถนำไป

ใส่รวมในวงจรรวมความจุสูงมาก (VLSI) ได้ [3, 4] การทำงานของวงจรที่สร้างจาก CMOS โดยส่วนใหญ่จะต้องใช้แรงดันไฟเลี้ยงอยู่ที่ประมาณ 0.7 โวลต์ แต่แนวโน้มอุตสาหกรรมอิเล็กทรอนิกส์ทางการแพทย์ อุปกรณ์อิเล็กทรอนิกส์แบบพกพาที่มีแบตเตอรี่เป็นแหล่งจ่าย คาดว่า จะมีความต้องการแรงดันไฟเลี้ยงที่ต่ำกว่า 0.7 โวลต์ [5] จึงทำให้มีผู้นำเสนอเทคนิคการทำงานของ CMOS ออกมา มากเพื่อให้วงจรสามารถทำงานได้ที่แรงดันไฟเลี้ยงต่ำมาก (Ultra Low Voltage) เช่น WeakInversion, Level Shifter Techniques, Floating-Gate Approach, Bulk-Driven เป็นต้น ล้วนพิสูจน์ให้เห็นแล้วว่าสามารถทำงานได้ ที่แรงดันไฟเลี้ยงที่ต่ำกว่า 0.7 โวลต์ [6]

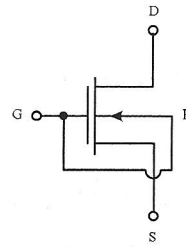
เพื่อเป็นทางเลือกสำหรับการออกแบบวงจรที่กินแรงดันไฟเลี้ยงต่ำ และอัตราสิ้นเปลืองกำลังไฟฟ้าต่ำ โดยใช้ MOSFET ที่ควบคุมค่าแรงดันขีดเริ่มแบบไดนามิก ชนิด N-แชนแนล (N-channel DTMOS) ซึ่งทำให้วงจรที่สร้างจาก DTMOS ทำงานได้ที่ระดับแรงดันเพียง 1.1 โวลต์ อีกทั้งยังทำให้ความถี่ที่วงจรสามารถทำงานได้ก็เพิ่มขึ้นได้ดีกว่าการ MOSFET แบบเก่ามาก [7] จึงมีความเป็นไปได้ที่จะนำเทคนิคนี้ไปใช้ทดแทน MOSFET แบบเก่าที่ใช้งานกันอยู่ในปัจจุบัน ดังนั้นบทความนี้จะนำเสนอวงจรออสซิลเลเตอร์แบบวงแหวนโดยใช้ N-channel DTMOS เพื่อให้วงจรที่นำเสนอสามารถทำงานโดยอัตราสิ้นเปลืองกำลังไฟฟ้าต่ำ

2. ทฤษฎีและหลักการทำงานของ DTMOS

2.1 MOSFET ที่ควบคุมค่าแรงดันขีดเริ่มแบบไดนามิก DTMOS

ในงานวิจัยจะใช้ DTMOS มาใช้เป็นอุปกรณ์หลักในการออกแบบวงจรออสซิลเลเตอร์แบบวงแหวน ดังนั้นในหัวข้อนี้จะกล่าวถึงทฤษฎีและหลักการของ DTMOS พอสังเขปรูปที่ 1 แสดงถึงโครงสร้างของ DTMOS โดยหลักการทำงานของ DTMOS จะทำการต่อขาเกตเข้ากับขาบอดี้ จึงทำให้แรงดันขีดเริ่มของตัว MOSFET มีค่าลดลงแสดงได้ดังนี้ [8-9]

$$V_{TH} = V_{TO} + \gamma(\sqrt{2\phi_F} + V_{SB} - \sqrt{2\phi_F}). \quad (1)$$



รูปที่ 1 โครงสร้าง N-channel DTMOS

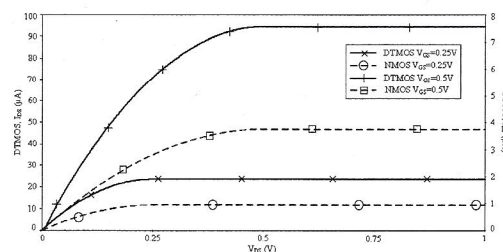
γ = สัมประสิทธิ์บอดี้ไบแอส (Body effect factor)

ϕ_F = ค่าแฟร์ของศักย์ไฟฟ้า (Fermi potential)

V_{TO} = ค่าศักย์ความร้อน (Thermal voltage)

V_{SB} = แรงดันแถบราบ (Flat band voltage)

รูปที่ 2 แสดงถึงความสัมพันธ์ของกระแสเดรน (Drain) ของ DTMOS เทียบกับ N-แชนแนล MOSFET แบบธรรมดา จากผลการจำลองการทำงานด้วยโปรแกรม PSpice โดยใช้เทคโนโลยี 0.18 ไมครอน โดยกำหนดขนาดของความกว้างต่อความยาวของ MOSFET (W/L) ที่ต่ำสุดซึ่งมีค่าเท่ากับ 0.27 ไมครอน / 0.18 ไมครอน ที่แรงดันขีดเริ่ม (V_{TH}) เท่ากับ 0.5 โวลต์ จะแสดงให้เห็นว่า จะมีการไหลของกระแสเดรน (I_{DS}) ที่สูงกว่าเมื่อแรงดัน V_{GS} มีค่าเท่ากัน [10]



รูปที่ 2 กระแสเดรนของ DTMOS เปรียบเทียบกับ NMOS

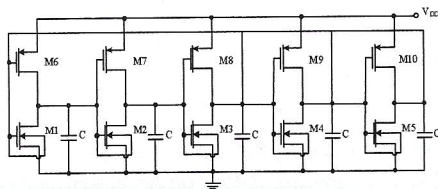
3. หลักการออกแบบวงจรออสซิลเลเตอร์แบบวงแหวน

วงจรออสซิลเลเตอร์แบบวงแหวนในงานวิจัยนี้จะถูกออกแบบโดยใช้โครงสร้างมาตรฐานของ Complementary Metal Oxide Semiconductor (CMOS) พบว่า P-แชนแนล MOSFET ตามโครงสร้างโดยทั่วไปจะสามารถเชื่อมต่อเป็นทรานซิสเตอร์ DTMOS

ได้เช่นเดียวกับ N-แชนเนล มอสเฟส แต่เมื่อมาศึกษากระบวนการในการผลิตวงจรรวมเพื่อที่จะนำไปใช้งานจริงพบว่าในขั้นตอนทั่วไปในกระบวนการต่อรวมชั้นผิว n-well มอสเฟสชนิด P-แชนเนลจะไม่สามารถเชื่อมต่อได้โดยใช้วิธีการผลิตแบบปกติ กระบวนการที่จะทำให้มอสเฟสชนิด P-แชนเนล เชื่อมต่อเป็น DTMOS ได้นั้น จำเป็นต้องใช้กระบวนการ triple-wel ซึ่งมีราคาต้นทุนในการผลิตที่สูงเมื่อเปรียบเทียบกับมอสเฟสชนิด N-แชนเนล ไม่จำเป็นที่จะต้องใช้กระบวนการ triple-wel ในการผลิต โดยจะสามารถต่อรวมชั้นผิว n-well กับชั้นผิวของตัวเองได้เลย [11]

จากข้อจำกัดนี้เองบทความนี้จะยังคงใช้มอสเฟสชนิด P-แชนเนลแบบปกติ วงจรออสซิลเลเตอร์แบบวงแหวนในงานวิจัยนี้ จะถูกออกแบบโดยใช้หลักการของวงจรอินเวอร์เตอร์ที่เชื่อมต่อกันเป็นวงแหวน การออกแบบวงจรอินเวอร์เตอร์จะใช้ CMOS ประกอบไปด้วย N-DTMOS และ PMOS อย่างละหนึ่งตัว [12] แสดงได้ในรูปที่ 3 และจำนวนอันดับของวงจรอินเวอร์เตอร์ต้องเป็นจำนวนเลขคู่ เพื่อให้สามารถวิเคราะห์เงื่อนไขการกำเนิดสัญญาณได้ โดยใช้ค่าช่วงเวลาของวงจรอินเวอร์เตอร์ (T) แต่ละวงจรมาทำให้เกิดความถี่ [13] แสดงได้ในสมการที่ 2

$$F_{CLK} = \frac{1}{nT} \quad (2)$$



รูปที่ 3 วงจรออสซิลเลเตอร์แบบวงแหวน

เมื่อพิจารณาอัตราการกินกำลังงานของวงจรออสซิลเลเตอร์จะเกิดขึ้นเมื่อแรงดันอินพุตของอินเวอร์เตอร์มีค่าเข้าใกล้ $V_{DD} / 2$ และการสูญเสียเชิงความจุ (Capacitive losses) ที่เกิดจากระยะเวลาการเก็บและคายของอินเวอร์เตอร์ [14] แสดงได้ในสมการที่ 3

$$P = n \frac{CV_{DD}^2}{T_{CLK}} \quad (3)$$

การกินกำลังงานของวงจรออสซิลเลเตอร์แบบวงแหวนจากสมการที่ 3 โดยละเลยผลของ Cross conduction losses สามารถจัดรูปสมการใหม่ได้ดังนี้

$$P = \frac{W}{L} \cdot \frac{V_{DD}^2 (V_{DD} - V_{TM})^2}{2(V_{DD} - 2V_{TM}) \left(\frac{1}{kK_{PP}} + \frac{1}{K_{PN}} \right)} \quad (4)$$

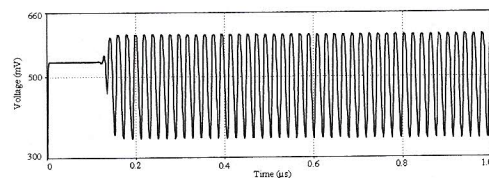
จากสมการที่ 2 - 3 จะพบว่าแรงดันไฟฟ้าเลี้ยง $(V_{DD}), T_{CLK}$ ($T_{CLK} = 1 / F_{CLK}$) เมื่อ k คือค่าคงที่ของอัตราส่วนการปรับความกว้าง (W) ของ VTCMOS ($W_P = kW_N$, $L_P = L_N$), และ $K_{PP,PN}$ คือค่าความนำไฟฟ้า (Conductance Parameter, $\mu A/V^2$) เมื่อพิจารณาจากสมการที่ 4 การกินกำลังงานจะไม่ขึ้นอยู่กับค่าของจำนวนของวงจรอินเวอร์เตอร์ที่นำมาต่อกันเป็นวงแหวน (n)

$$T = \frac{2C_{ox}L^2(k+1)(V_{DD} - 2V_T)}{(V_{DD} - V_{TM})^2} \left(\frac{1}{kK_{PP}} + \frac{1}{K_{PN}} \right) \quad (5)$$

ดังนั้นในการออกแบบวงจรออสซิลเลเตอร์แบบวงแหวนให้มีอัตราสิ้นเปลืองกำลังไฟฟ้าต่ำ จะสามารถทำได้โดยการออกแบบให้ค่าของ W มีค่าต่ำที่สุด และยังสามารถกำหนดความถี่ที่ต้องการนำไปใช้งานได้โดยการปรับขนาดของ L [15-16]

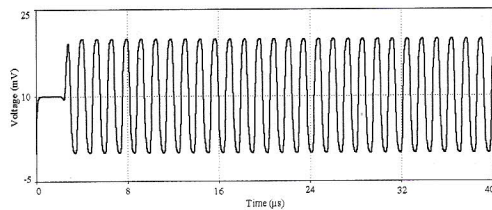
4. ผลจำลองการทำงาน

การออกแบบวงจรออสซิลเลเตอร์แบบวงแหวนในงานวิจัยนี้จะใช้เทคโนโลยีทรานซิสเตอร์ CMOS ขนาด 0.18 ไมครอน ของบริษัท TSMC ในการจำลองการทำงานด้วยโปรแกรม PSpice โดยค่าของ W จะถูกกำหนดไว้ด้วยอัตราส่วนขนาดต่ำสุดที่ 0.27 ไมครอน และขนาดของ L จะกำหนดให้มีค่าเท่ากับ 0.18 ไมครอน โดยที่ $V_{DD} = 1.1V$ และ $C = 1pF$ จากผลการจำลองการทำงานวงจรสามารถกำเนิดความถี่ได้ 51.40MHz และมีอัตราสิ้นเปลืองกำลังไฟฟ้าเพียง 0.66mW แสดงได้ในรูปที่ 4



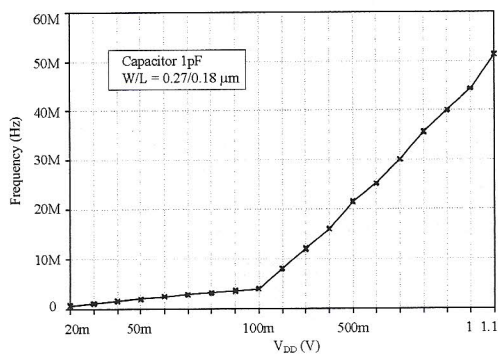
รูปที่ 4 สัญญาณเอาต์พุต ที่ $V_{DD} = 1.1V$

ต่อมาเมื่อทำการพิจารณาอัตราการกินกำลังงานที่ต่ำสุดที่วงจรสามารถทำงานได้โดยค่าของ W จะถูกกำหนดไว้ด้วยอัตราส่วนขนาดต่ำสุดที่ 0.27 ไมครอน และขนาดของ L จะกำหนดให้มีค่าเท่ากับ 0.18 ไมครอน โดยที่ $V_{DD}=20$ mV และ $C=1$ pF จากผลการจำลองการทำงานวงจรสามารถกำเนิดความถี่ได้ 775 kHz และมีอัตราสิ้นเปลืองกำลังไฟฟ้าต่ำสุดเพียง 3.7 nW แสดงได้ในรูปที่ 5



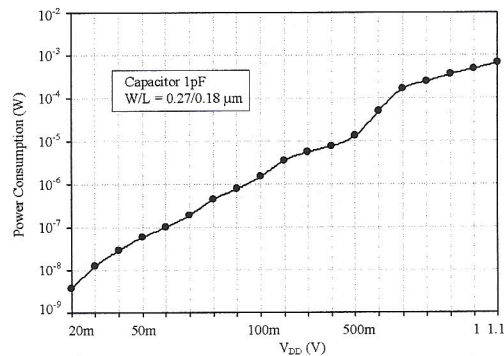
รูปที่ 5 สัญญาณเอาต์พุต ที่ $V_{DD}=20$ mV

จากผลของการจำลองการทำงานในรูปที่ 4 และ 5 สามารถสรุปความสัมพันธ์ของความถี่ในการกำเนิดสัญญาณเปรียบเทียบกับค่าแรงดัน V_{DD} ได้ในรูปที่ 6 และความสัมพันธ์ของอัตราการกินกำลังงานเปรียบเทียบกับค่าแรงดัน V_{DD} ได้ในรูปที่ 7



รูปที่ 6 ความถี่ในการกำเนิดสัญญาณเมื่อเปลี่ยนค่าแรงดัน V_{DD}

ตารางที่ 1 ทำการเปรียบเทียบอัตราการกินกำลังงาน และความถี่ที่วงจรสามารถให้กำเนิดสัญญาณได้กับวงจรที่มีผู้นำเสนอไปก่อนหน้านี้ วงจรที่นำเสนอไปก่อนหน้านี้ส่วนใหญ่จะให้อัตราสัญญาณสูงสุดระดับ GHz



รูปที่ 7 อัตราการกินกำลังงานเมื่อแรงดัน V_{DD}

อัตราการกินกำลังงานอยู่ในช่วง mW จากผลที่สรุปไว้ในตารางนั้น จะเห็นได้อย่างชัดเจนว่าวงจรที่นำเสนอในบทความนี้ จะมีอัตราการกินกำลังอยู่ในระดับ nW ที่ความถี่สูงสุดที่วงจรสามารถทำงานในระดับ MHz เช่นกัน

ตารางที่ 1 แสดงผลการเปรียบเทียบประสิทธิภาพของวงจร

Reference	OPERATING FREQUENCY (Hz)	POWER CONSUMPTION (W)	V_{DD} (V)
[17]	1.6-3.2G	1m	1.8
[18]	8.4-10.1G	50m	1.8
[19]	5.16-5.93G	27m	1.8
[20]	2.17-2.73G	2.7m	0.9
[21]	0.39-1.41G	12.5m	1.8
[22]	0.12-1.3G	850μ	0.5
This Work	0.8M-0.05G	3.7n	0.02

5. สรุปผลการทดลอง

บทความวิจัยนี้นำเสนอการออกแบบวงจรออสซิลเลเตอร์แบบวงแหวนโดยใช้ DT MOS เพราะจะทำให้วงจรที่ออกแบบมีขนาดเล็ก เมื่อเปรียบเทียบกับวงจรออกแบบด้วยผลึกควอตซ์ อีกทั้งยัง DT MOS ที่นำมาออกแบบวงจรมันสามารถทำให้วงจรทำงานได้ที่ระดับแรงดันไปเลี้ยงที่ต่ำ 0.02 ถึง 1.1 โวลต์ และมีการสิ้นเปลืองกำลังไฟฟ้าต่ำสุดเท่ากับ 3.7 นาโนวัตต์ และการออกแบบใช้เทคโนโลยี CMOS ขนาด 0.18 ไมครอน การวิเคราะห์และออกแบบวงจรออสซิลเลเตอร์แบบวง

หวนในบทความวิจัยนี้จะแสดงให้เห็นความสัมพันธ์ของอัตราการกินกำลังงานกับความถี่โดยการปรับค่าตัวแปรต่างๆเพื่อเป็นแนวทางในการออกแบบ หรือพัฒนาสำหรับผู้สนใจ อีกทั้งได้ประยุกต์ใช้เทคนิคการทำงานของ DT MOS

6. เอกสารอ้างอิง

- [1] T. Arya, K.R. Debasish and K.M. Asish, "Design and Performance Analysis of Ring Oscillators," International Journal of Advanced Research in Computer Engineering & Technology (IJARCET), vol. 2, no. 7, July 2013.
- [2] A. Richelli, L. Colalongo, M. Quarantelli, M. Carmina, and Zs.M. Kovács-Vajna, "A Fully Integrated Inductor-Based 1.8-6-V Step-Up Converter," IEEE Journal of Solid-State Circuits, vol. 39, no. 1, pp. 242-245, January 2004.
- [3] Y.W. Bai and H.C. Chen, "An Adjustable Design For The Real Time Clock of High-End Server Systems," IEEE Conference on Electrical and Computer Engineering, pp. 183-188, May 2008.
- [4] N. Kiattimaneeratana and E. Leelarasmee, "A Triangular Ring Oscillator with frequency independent of threshold voltage," The 33rd Electrical Engineering Conference, pp. 1040-1044, December 2010.
- [5] H.F. Achigui, C.J.B. Fayomi and M. Sawan, "1-V DT MOS-Based Class-AB Operational Amplifier: Implementation and Experimental Results," IEEE Journal of Solid-State Circuits, vol.41, no.11, pp.2440-2448, November 2006.
- [6] F. Teb, S. Dabbous and S.A. Vlassis, "A Survey of Non-conventional Techniques for Low-voltage Low-power Analog Circuit Design," Radioengineering [serial online]. June 2013; 22(2): 415-427. Available from: Computers & Applied Sciences Complete, Ipswich, MA. Accessed January 17, 2014.
- [7] F. Assaderaghi, D. Sinitsky, S.A. Parke, J. Bokor, P.K. Ko and Hu. Chenming, "Dynamic threshold-voltage MOSFET (DT MOS) for ultra-low voltage VLSI," IEEE Transactions on Electron Devices, vol.44, no.3, pp.414-422, 1997.
- [8] S.A. Prke, L. Bokor, P.K. Ko and C. Hu, "Bipolar-FET hybrid-mode operation of quarter-micrometer SOI MOSFET's," IEEE Electronic Device Letters, vol. 14, pp. 236-238, 19
- [9] S. Verdonckt-Vanderbroek, S. Wong, J. Woo and P. Ko, "High gain lateral bipolar action in a MOSFET structure," IEEE Trans. on Electron Devices, vol. 38, no. 11, pp. 2487-2496, 1991.
- [10] MOSIS Integrated Circuit Fabrication Service [homepage on the Internet]. California: USC Information Sciences Institute, CA 90292-6695 [cited 2014 Jan 28]. Available from: <http://www.mosis.com/pages/Technical/Testdata/tsmc-018-prm>
- [11] A. Uygur and H. Kuntman, "DT MOS-Based 0.4V Ultra Low-Voltage Low-Power VDTA Design and Its Application to EEG Data Processing," Radioengineering, vol. 22, no. 2, pp. 458-466. 2013.
- [12] J. Segura and C.F. Hawkins, "CMOS electronics, how it works, how it fails," Book IEEE edition, ISBN 0-471-47669-2, 2004.
- [13] G. Jovanovic and M. Stojcev. A method for improvement stability of a CMOS voltage controlled ring oscillators. ICEST 2007, vol. 2, pp. 715-718, 2007.

- [14] J. Segura and C.F. Hawkins, "CMOS electronics, how it works, how it fails," Book IEEE edition, ISBN 0-471-47669-2, 2004.
- [15] T. Matsuda, et al. "A combined test structure with ring oscillator and inverter chain for evaluating optimum high-speed/low-power operation," In proceeding of International Conference on Microelectronic Test Structures, 2003.
- [16] V. Michal, "On the low-power design, stability improvement and frequency estimation of the CMOS ring oscillator," Radioelektronika, International Conference, vol. 1, no. 4, pp. 17-18, April 2012.
- [17] H. M. Liu, X. X. Zhang, Y. j. Dai, Y. j. Lu, and B. l. Wei, "A Wide Range Low Power CMOS Radio Frequency Ring Oscillator," 4th IEEE conference on Industrial Electronics and Applications, ICIEA ,pp. 1340 – 1344, 2009.
- [18] Q. Hai, Liu, L. G. Wang, and Liter Siek, "A 0.18- μ m 10-GHz CMOS Ring Oscillator for Optical Transceivers," IEEE International Symposium on Circuits and Systems, ISCAS, Vol. 2, pp. 1525 - 1528, 2005.
- [19] Y. A. Eken and J. P. Uyemura, "A 5.9-GHz voltage-controlled ring oscillator in 0.18- μ m CMOS," IEEE J. Solid-State Circuits, vol. 39, No. 1, pp. 230-233, January 2004.
- [20] S. Y. Lee and J. Y. Hsieh, "Analysis and implementation of a 0.9V voltage-controlled oscillator with low phase noise and low power dissipation," IEEE Transaction on Circuits and Systems II, vol. 55, no. 7, pp. 624-627, Jul. 2008.
- [21] L. S. Paula, S. Banpi, E. Fabris, and A. A. Susin, "A wide band CMOS differential voltage-controlled ring oscillators," International IEEE Northeast Workshop on Circuits and System Design, Jun. 2008, pp. 9-12.2008.
- [22] T. Li, B. Ye and J. Jiang, "0.5 V 1.3 GHz voltage controlled ring oscillator," IEEE International Conference ASIC, Oct. 2009, pp. 1181-1184.